



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 2 5 日
Date of Application:

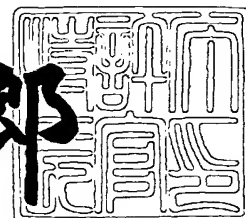
出 願 番 号 特 願 2 0 0 2 - 2 7 8 7 4 7
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 7 8 7 4 7]

出 願 人 松 下 電 器 産 業 株 式 会 社
Applicant(s):

2 0 0 3 年 7 月 1 0 日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特 2 0 0 3 - 3 0 5 6 4 4 2

【書類名】 特許願

【整理番号】 2913040484

【提出日】 平成14年 9月25日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 3/54

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

 【氏名】 古賀 久雄

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

 【氏名】 児玉 宣貴

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

 【氏名】 小西 泰輔

【特許出願人】

 【識別番号】 000005821

 【氏名又は名称】 松下電器産業株式会社

【代理人】

 【識別番号】 100097445

 【弁理士】

 【氏名又は名称】 岩橋 文雄

【選任した代理人】

 【識別番号】 100103355

 【弁理士】

 【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 通信装置

【特許請求の範囲】

【請求項 1】 デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、

前記受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数M個の実係数ウェーブレットフィルタで構成される第1のウェーブレット変換器と、前記受信波形データをヒルベルト変換するヒルベルト変換器と、前記第1のウェーブレット変換器と同じ構成であって前記ヒルベルト変換器からの出力をウェーブレット変換する第2のウェーブレット変換器と、前記第2のウェーブレット変換器からのM個の出力の奇数番目の出力を符号反転する符号変換器と、前記符号変換器からの出力について前記ヒルベルト変換器のリプルによる振幅変動を補正するレベル変換器と、前記第1のウェーブレット変換器からの出力を複素情報の同相成分とし、前記レベル変換器からの出力を直交成分として複素データを生成する複素データ生成器とを有することを特徴とする通信装置。

【請求項 2】 デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、

前記受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数M個の実係数ウェーブレットフィルタで構成される第1のウェーブレット変換器と、受信波形データに対してヒルベルト変換、ウェーブレット変換、奇数番目の符号の反転を行うウェーブレットフィルタで構成される第2のウェーブレット変換器と、前記第1のウェーブレット変換器からの出力を複素情報の同相成分とし、前記第2のウェーブレット変換器からの出力を直交成分として複素データを生成する複素データ生成器とを有することを特徴とする通信装置。

【請求項 3】 前記第1のウェーブレット変換器は、実係数を有する第1のポリ

フェーズフィルタで構成された第1のプロトタイプフィルタと、M個のダウンサンプラと、M-1個の1サンプル遅延素子と、高速M点（Mは複数）の離散コサイン変換器とを有し、前記第2のウェーブレット変換器は、実係数を有する第2のポリフェーズフィルタで構成された第2のプロトタイプフィルタと、M個のダウンサンプラと、M-1個の1サンプル遅延素子と、高速M点の離散サイン変換器とを有することを特徴とする請求項1に記載の通信装置。

【請求項4】前記第2のウェーブレット変換器は、実係数を有する第2のポリフェーズフィルタで構成された第3のプロトタイプフィルタと、複数M個のダウンサンプラと、M-1個の1サンプル遅延素子と、入力系列の順番をM個単位で反転させる時系列反転器と、高速M点の離散コサイン変換器と、入力系列の奇数番目の符号を反転する符号反転器とを有することを特徴とする請求項1に記載の通信装置。

【請求項5】デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、

前記受信装置は、請求項1乃至3のいずれか1に記載の検波部と、前記検波部から得られる複素情報と等化処理用にあらかじめ割り当てられた等化用既知信号とを用いて等化を行う等化器と、前記等化器から得られる信号を用いて判定を行う判定器とを有することを特徴とする通信装置。

【請求項6】デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、

前記送信装置は、連続する数シンボルの間に渡って同一で且つ前記受信装置で既知の同期用データを発生する同期用データ発生器と、前記同期用データを逆ウェーブレット変換する逆ウェーブレット変換器とを有し、

前記受信装置は、請求項1乃至3のいずれか1に記載の検波部と、前記検波部から得られる複素情報と等化処理用にあらかじめ割り当てられた等化用既知信号

とを用いて等化を行う等化器と、前記等化器から得られる信号を用いて判定を行う判定器と、前記検波部より出力される隣接する複素サブキャリア間の位相差からシンボル同期タイミングを推定する同期推定回路とを有することを特徴とする通信装置。

【請求項 7】 デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、

前記受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数 M 個の実係数ウェーブレットフィルタで構成されるウェーブレット変換器と、前記ウェーブレット変換器からの $2n-1$ 番目 (n は正の整数) の出力を複素情報の同相成分とし、 $2n$ 番目の出力を直交成分として (但し、 $1 \leq n \leq (M/2 - 1)$ 、サブキャリア番号を $0 \sim M-1$ とする) 複素データを生成する複素データ生成器とを有することを特徴とする通信装置。

【請求項 8】 デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、

前記送信装置の変調部は、ビットデータをシンボルデータに変換して前記シンボルデータを $M/2$ 個 (M は複数) の複素座標面にマッピングするシンボルマップと、互いに直交する M 個の実係数ウェーブレットフィルタで構成される逆ウェーブレット変換器と、前記逆ウェーブレット変換器への $2n-1$ 番目 (n は正の整数) の入力に複素情報の同相成分を、 $2n$ 番目の入力に複素情報の直交成分を (但し、 $1 \leq n \leq (M/2 - 1)$ 、サブキャリア番号を $0 \sim M-1$ とする) 供給するように複素データを実部と虚部に分解する複素データ分解器とを有することを特徴とする通信装置。

【請求項 9】 デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行う

マルチキャリア伝送方法を用いた通信装置であって、

前記送信装置は、連続する数シンボルの間に渡って同一で且つ前記受信装置で既知の同期用データを発生する同期用データ発生器と、前記同期用データを用いて変調を行う変調部とを有し、

前記受信装置は、請求項 1 乃至 3 のいずれか 1 に記載の検波部と、隣接する複素サブキャリア間の位相差からシンボル同期タイミングを推定する同期タイミング推定回路とを有することを特徴とする通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、実係数ウェーブレットフィルタバンクを用いたデジタル変復調処理によりデータ伝送を行うマルチキャリア伝送方法 (Digital Wavelet Multi Carrier 伝送方法、以下、「DWMC 伝送方法」と記載する) を用いる通信装置に関する。

【0002】

【従来の技術】

実係数ウェーブレットフィルタバンクを用いたデジタル変復調処理による伝送方法は、マルチキャリア変調方法の一種であり、実係数フィルタバンクにより複数のデジタル変調波を合成して送信信号を生成するものである。各キャリアの変調方式としては、PAM (Pulse Amplitude Modulation) が用いられる。

【0003】

DWMC 伝送方法によるデータ伝送について、図 15～図 18 を用いて説明する。図 15 はウェーブレット波形の例を示す波形図であり、図 16 は DWMC 伝送方法における送信波形の例を示す波形図、図 17 は DWMC 伝送方法における送信スペクトルの例を示すスペクトル図、図 18 は DWMC 伝送方法における送信フレームの構成例を示すフレーム図である。

【0004】

DWMC 伝送方法によるデータ伝送は、図 15 に示すように、各サブキャリア

のインパルス応答が各サブキャリア内で重なり合いながら伝送される。各伝送シンボルは、図16に示すように、各サブキャリアのインパルス応答が合成された時間波形となる。図17に振幅スペクトルの例を示す。DWMC伝送方法では、図16の伝送シンボルを数十個～数百個程度集めて1つの伝送フレームを構成する。DWMC伝送フレームの構成例を図18に示す。このDWMC伝送フレームには、情報データ伝送用シンボルの他にフレーム同期用シンボルや等化用シンボルなどが含まれる。

【0005】

図14は、DWMC伝送方法を採用した場合の送信装置299および受信装置199から成る従来の通信装置を示すブロック図である。

【0006】

図14において、110はA/D変換器、120はウェーブレット変換器、130はパラレルデータをシリアルデータに変換するP/S変換器、140は受信信号の判定を行う判定器、210はビットデータをシンボルデータに変換しシンボルマッピングを行うシンボルマップ、220はシリアルデータをパラレルデータに変換するS/P変換器、230は逆ウェーブレット変換器、240はD/A変換器である。

【0007】

このように構成された通信装置について、その動作を説明する。

【0008】

まず、送信装置299においては、シンボルマップ210によってビットデータをシンボルデータに変換し、各シンボルデータに従ってシンボルマッピング（PAM変調）を行う。そして、直列並列変換器（S/P変換器）220でサブキャリアごとに実数値 d_i （ $i=1\sim M$ 、 M は複数）を与え、逆ウェーブレット変換器230で時間軸上へ逆離散ウェーブレット変換する。これにより、時間軸波形のサンプル値を発生させ、伝送シンボルを表すサンプル値系列を生成する。D/A変換器240で、このサンプル値系列から時間的に連続するベースバンド・アナログ信号波形に変換して送信する。ここで、逆離散ウェーブレット変換により発生される時間軸上のサンプル値の個数は、通常2の n 乗（ n は正の整数）個

である。

【0009】

受信装置 199 においては、受信信号を A/D 変換器 110 でデジタルベースバンド信号波形を得た後、送信側と同じサンプルレートでサンプルする。そして、このサンプル値系列をウェーブレット変換器 120 により周波数軸上へ離散ウェーブレット変換し、その後並直列変換器 (P/S 変換器) 130 により直列に変換する。最後に判定器 140 にて各サブキャリアの振幅値を計算し、受信信号の判定を行って受信データを得る。

【0010】

ところで、通信においては、伝送路のインピーダンス変動やマルチパスなどの影響により振幅歪みや位相歪みが生じるため、振幅、位相の両パラメータ、すなわち複素情報を扱えた方が都合がよい。これに対して、従来の DWMC 伝送方法では、振幅情報しか扱えないため、伝送路の状態によっては歪みを補正することができず、伝送効率が大幅に抑制されてしまうといった問題がある (例えば、非特許文献 1 参照。)。

【0011】

【非特許文献 1】

貴家仁志著「デジタル信号処理シリーズ 14 マルチレート信号処理」昭晃堂発行、1995 年 10 月 6 日、P 186-190

【0012】

【発明が解決しようとする課題】

このように、従来の実係数フィルタバンクによる伝送方法を用いる通信装置では、伝送用データとして振幅情報のみしか扱えず、受信装置で複素情報を扱った処理を行うことができないという問題点を有していた。

【0013】

この通信装置では、複素情報を扱える DWMC 伝送方法を用いることが要求されている。

【0014】

本発明は、この要求を満たすため、複素情報を扱える DWMC 伝送方法を用い

る通信装置を提供することにある。

【0015】

【課題を解決するための手段】

この課題を解決するために本発明の通信装置は、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数M個の実係数ウェーブレットフィルタで構成される第1のウェーブレット変換器と、受信波形データをヒルベルト変換するヒルベルト変換器と、第1のウェーブレット変換器と同じ構成であってヒルベルト変換器からの出力をウェーブレット変換する第2のウェーブレット変換器と、第2のウェーブレット変換器からのM個の出力の奇数番目の出力を符号反転する符号変換器と、符号変換器からの出力についてヒルベルト変換器のリプルによる振幅変動を補正するレベル変換器と、第1のウェーブレット変換器からの出力を複素情報の同相成分とし、レベル変換器からの出力を直交成分として複素データを生成する複素データ生成器とを有する構成を備えている。

【0016】

これにより、複素情報を扱えるDWMC伝送方法を用いる通信装置が得られる。

【0017】

【発明の実施の形態】

本発明の請求項1に記載の通信装置は、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数M個の実係数ウェーブレットフィルタで構成される第1のウェーブレット変換器と、受信波形データをヒルベルト変換するヒルベルト変換器と、第1のウェ

ーブレット変換器と同じ構成であってヒルベルト変換器からの出力をウェーブレット変換する第2のウェーブレット変換器と、第2のウェーブレット変換器からのM個の出力の奇数番目の出力を符号反転する符号変換器と、符号変換器からの出力についてヒルベルト変換器のリプルによる振幅変動を補正するレベル変換器と、第1のウェーブレット変換器からの出力を複素情報の同相成分とし、レベル変換器からの出力を直交成分として複素データを生成する複素データ生成器とを有することとしたものである。

【0018】

この構成により、受信装置に到来する実信号のみの時間信号からサブキャリア毎の複素情報を得ることができるので、高精度な復調を行うことができ、また、振幅値のみでなく位相情報も処理の対象とすることができるようになるため、群遅延などによって生じる非線形伝送路によって各サブキャリアの同期タイミングずれが生じた場合でもサブキャリア毎に位相回転分を補正して受信性能を向上させることができるという作用を有する。

【0019】

請求項2に記載の通信装置は、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数M個の実係数ウェーブレットフィルタで構成される第1のウェーブレット変換器と、受信波形データに対してヒルベルト変換、ウェーブレット変換、奇数番目の符号の反転を行うウェーブレットフィルタで構成される第2のウェーブレット変換器と、第1のウェーブレット変換器からの出力を複素情報の同相成分とし、第2のウェーブレット変換器からの出力を直交成分として複素データを生成する複素データ生成器とを有することとしたものである。

【0020】

この構成により、受信装置に到来する実信号のみの時間信号からサブキャリア毎の複素情報を得ることができるので、高精度な復調を行うことができ、また、

請求項 1 に記載の通信装置におけるよりも高速な処理を行うことができ、回路構成を簡素化することができるという作用を有する。

【0 0 2 1】

請求項 3 に記載の通信装置は、請求項 1 に記載の通信装置において、第 1 のウェーブレット変換器は、実係数を有する第 1 のポリフェーズフィルタで構成された第 1 のプロトタイプフィルタと、M 個のダウンサンプラと、M-1 個の 1 サンプル遅延素子と、高速 M 点（M は複数）の離散コサイン変換器とを有し、第 2 のウェーブレット変換器は、実係数を有する第 2 のポリフェーズフィルタで構成された第 2 のプロトタイプフィルタと、M 個のダウンサンプラと、M-1 個の 1 サンプル遅延素子と、高速 M 点の離散サイン変換器とを有することとしたものである。

【0 0 2 2】

この構成により、さらに演算量を削減できるので、ウェーブレット変換器における離散ウェーブレット変換を高速に行うことができるという作用を有する。

【0 0 2 3】

請求項 4 に記載の通信装置は、請求項 1 に記載の通信装置において、第 2 のウェーブレット変換器は、実係数を有する第 2 のポリフェーズフィルタで構成された第 3 のプロトタイプフィルタと、複数 M 個のダウンサンプラと、M-1 個の 1 サンプル遅延素子と、入力系列の順番を M 個単位で反転させる時系列反転器と、高速 M 点の離散コサイン変換器と、入力系列の奇数番目の符号を反転する符号反転器とを有することとしたものである。

【0 0 2 4】

この構成により、第 1 のウェーブレット変換器の高速 M 点離散コサイン変換器を共用することができるという作用を有する。

【0 0 2 5】

請求項 5 に記載の通信装置は、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置

は、請求項 1 乃至 3 のいずれか 1 に記載の検波部と、検波部から得られる複素情報と等化処理用にあらかじめ割り当てられた等化用既知信号とを用いて等化を行う等化器と、等化器から得られる信号を用いて判定を行う判定器とを有することとしたものである。

【0026】

この構成により、複素情報と等化用既知信号とを用いて等化を行うことができるので、非線形伝送路においても高精度な復調を行うことができるという作用を有する。

【0027】

請求項 6 に記載の通信装置は、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、送信装置は、連続する数シンボルの間に渡って同一で且つ受信装置で既知の同期用データを発生する同期用データ発生器と、同期用データを逆ウェーブレット変換する逆ウェーブレット変換器とを有し、受信装置は、請求項 1 乃至 3 のいずれか 1 に記載の検波部と、検波部から得られる複素情報と等化処理用にあらかじめ割り当てられた等化用既知信号とを用いて等化を行う等化器と、等化器から得られる信号を用いて判定を行う判定器と、検波部より出力される隣接する複素サブキャリア間の位相差からシンボル同期タイミングを推定する同期推定回路とを有することとしたものである。

【0028】

この構成により、同じキャリア番号がついた第 1 のウェーブレットフィルタバンクより得られるサブキャリアと第 2 のウェーブレットフィルタバンクより得られるサブキャリアとで構成される複素サブキャリアにおいて、複素サブキャリア間の位相差からシンボル同期タイミングを推定することができるので、正確かつ高精度の復調を行うことができるという作用を有する。

【0029】

請求項 7 に記載の通信装置は、デジタルマルチキャリア変調処理を行う送信

装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数 M 個の実係数ウェーブレットフィルタで構成されるウェーブレット変換器と、ウェーブレット変換器からの $2n-1$ 番目（ n は正の整数）の出力を複素情報の同相成分とし、 $2n$ 番目の出力を直交成分として（但し、 $1 \leq n \leq (M/2 - 1)$ 、サブキャリア番号を $0 \sim M-1$ とする）複素データを生成する複素データ生成器とを有することとしたものである。

【0030】

この構成により、受信装置に到来する実信号のみの時間信号からサブキャリア毎の複素情報を得ることができるので、高精度な復調を行うことができ、また、正弦波で構成される受信信号に対してという限定はあるが、少ない演算量で複素データを得ることが可能になるという作用を有する。

【0031】

請求項8に記載の通信装置は、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、送信装置の変調部は、ビットデータをシンボルデータに変換してシンボルデータを $M/2$ 個（ M は複数）の複素座標面にマッピングするシンボルマップと、互いに直交する M 個の実係数ウェーブレットフィルタで構成される逆ウェーブレット変換器と、逆ウェーブレット変換器への $2n-1$ 番目（ n は正の整数）の入力に複素情報の同相成分を、 $2n$ 番目の入力に複素情報の直交成分を（但し、 $1 \leq n \leq (M/2 - 1)$ 、サブキャリア番号を $0 \sim M-1$ とする）供給するように複素データを実部と虚部に分解する複素データ分解器とを有することとしたものである。

【0032】

この構成により、信号点配置器（シンボルマップ）において生成された $M/2$ 個の複素座標面の初期位相を任意に与えることができるという作用を有する。

【0033】

請求項9に記載の通信装置は、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、送信装置は、連続する数シンボルの間に渡って同一で且つ受信装置で既知の同期用データを発生する同期用データ発生器と、同期用データを用いて変調を行う変調部とを有し、受信装置は、請求項1乃至3のいずれか1に記載の検波部と、隣接する複素サブキャリア間の位相差からシンボル同期タイミングを推定する同期タイミング推定回路とを有することとしたものである。

【0034】

この構成により、ウェーブレット変換器を1つにすることができるので、受信装置の規模を小さくすることができるという作用を有する。

【0035】

以下、本発明の実施の形態について、図1～図13を用いて説明する。また、以下の実施の形態においては、特に断らない限りウェーブレット変換はコサイン変調フィルタバンクによって行われるものとする。

【0036】

(実施の形態1)

図1は、本発明の実施の形態1による通信装置の受信装置を構成する検波部を示すブロック図である。なお、送信装置の構成は図14の送信装置299の構成と同じである。

【0037】

図1において、101は受信部における検波部、102は受信波形データをウェーブレット変換するウェーブレット変換器、103は受信波形データをヒルベルト変換するヒルベルト変換器、104はウェーブレット変換器102と同一構成でヒルベルト変換器からの出力をウェーブレット変換するウェーブレット変換器、105はウェーブレット変換器104からの出力 d_i ($i=0\sim M-1$ とする。Mは複数)の奇数番目の符号を反転する符号変換器、106は符号変換器1

05からの出力データについてヒルベルト変換器103のリプル特性による振幅変動分を補正するレベル変換器、107はウェーブレット変換器102からの出力を実部（I成分）、レベル変換器106からの出力を虚部（Q成分）として複素データを生成する複素データ生成器である。

【0038】

このように構成された通信装置について、扱うサブキャリアをM本とし、サブキャリア番号が1～Mまでふられているものとして、その動作を説明する。

【0039】

まず、ウェーブレット変換器102により、受信波形データをウェーブレット変換し、M本のサブキャリア各々に対する同相成分を得る。一方、ヒルベルト変換器103は、受信波形データをヒルベルト変換することで、受信信号に含まれる各周波数成分を $\pi/2$ シフトした波形データを生成し、ウェーブレット変換器104によって各サブキャリアの直交成分を得る。このとき、ウェーブレット変換104からの奇数番目の出力は符号が反転した状態で出力されているので、それを符号変換器105によって補正する。さらに、各サブキャリアのデータの振幅がヒルベルト変換器103のリプル特性によって変動しているので、それをレベル変換器106によって補正する。そして、ウェーブレット変換器102、レベル変換器106からの出力をそれぞれ同相成分、直交成分として、複素データ生成器107は複素データを生成する。

【0040】

なお、本実施の形態では同一構成のウェーブレット変換器を2個使用した場合について説明したが、1個のウェーブレット変換器のみでも構成可能である。また高精度なヒルベルト変換器を使用する場合や振幅補正を行う等化器を使用する場合は、レベル変換器は不要となる。

【0041】

以上のように本実施の形態によれば、振幅値のみでなく位相情報も処理の対象とすることができるようになるため、群遅延などによって生じる非線形伝送路によって各サブキャリアの同期タイミングずれが生じた場合でもサブキャリア毎に位相回転分を補正することにより、受信性能を向上させることが可能となる。

【0042】**(実施の形態2)**

図2は、本発明の実施の形態2による通信装置の受信装置を構成する検波部を示すブロック図である。なお、送信装置の構成は図14の送信装置299の構成と同じである。

【0043】

図2において、108は受信部における検波部、102は受信波形データをウェーブレット変換するウェーブレット変換器、109は受信波形データに対してヒルベルト変換、ウェーブレット変換、奇数番目の符号の反転の処理を一括して行うウェーブレット変換器、107はウェーブレット変換器102からの出力を実部データ（I成分）、ウェーブレット変換器109からの出力を虚部データ（Q成分）として複素データを生成する複素データ生成器である。

【0044】

なお、動作については実施の形態1とほとんど同様であり、異なるのは、実施の形態1において逐次的に処理するヒルベルト変換、ウェーブレット変換、符号反転の処理を、本実施の形態においては、一括処理する点のみである。

【0045】

このような構成にすることにより、実施の形態1に示す構成よりも高速な処理が可能となり、しかも回路構成が簡素化される。

【0046】**(実施の形態3)**

図3は、図1、図2の検波部を構成するウェーブレット変換器102を示すブロック図である。また、図4は図3におけるポリフェーズ構成のプロトタイプフィルタの構成を示すブロック図であり、図5は図1のウェーブレット変換器を示すブロック図、図6は図5におけるポリフェーズ構成のプロトタイプフィルタの構成を示すブロック図である。

【0047】

図3において、102は図1あるいは図2に示すウェーブレット変換器、121は受信波形データを1サンプリング時間だけ遅延させる遅延素子、122は受

信波形データのサンプリングレートをM分の1にするダウンサンプラ、123はプロトタイプフィルタ、124は高速離散コサイン変換（TYPE 4）器である。なお、図3において、遅延素子121はM-1個、ダウンサンプラ122はM個使用する。

【0048】

図4において、123は図3に示すプロトタイプフィルタ、131はプロトタイプフィルタのフィルタ係数をもつ乗算器、132は2入力加算器、133は1シンボル時間（Mサンプリング時間）遅延させる遅延素子である。なお、図4に示すプロトタイプフィルタ123の次数は2Mである。

【0049】

図5において、109Aは図2のウェーブレット変換器109と同じ作用を持つウェーブレット変換器、121は受信波形データを1サンプリング時間だけ遅延させる遅延素子、122は受信波形データのサンプリングレートをM分の1にするダウンサンプラ、125はプロトタイプフィルタ、126は高速離散サイン変換（TYPE 4）器である。なお、図5において、遅延素子121はM-1個、ダウンサンプラ122はM個あるものとする。

【0050】

図6において、125は図5に示すプロトタイプフィルタ、131はプロトタイプフィルタのフィルタ係数をもつ乗算器、132は2入力加算器、133は1シンボル時間（Mサンプリング時間）遅延させる遅延素子である。なお、図6に示すプロトタイプフィルタの次数は2Mである。

【0051】

なお、動作については実施の形態2と同様であり、異なるのは、実施の形態2においてFIRフィルタによって実現している部分を、本実施の形態においてはポリフェーズ構成で実現したプロトタイプフィルタと離散コサイン変換あるいは離散サイン変換を用いることによって実現していることにある。

【0052】

また、本実施の形態においては、第1のウェーブレット変換器（ウェーブレット変換器102）および第2のウェーブレット変換器（ウェーブレット変換器1

09A) を全く別なものとして構成しているが、同一の回路構成を共有することによっても実現可能である。このことは、お互いのプロトタイプフィルタのフィルタ係数が上下反転しているだけであること、離散コサイン変換と離散サイン変換も同様に処理における係数が異なるだけであることから明らかである。

【0053】

以上のような構成にすることにより、FIR フィルタ構成よりもポリフェーズ構成の方が演算量が少ないため、実施の形態 2 に示す構成よりもさらに高速な処理が可能となる。

【0054】

(実施の形態 4)

図 7 は、図 1 のウェーブレット変換器（第 2 のウェーブレット変換器）を示すブロック図である。

【0055】

図 7 において、109A は図 5 のウェーブレット変換器 109 と同じ作用を持つウェーブレット変換器、121 は受信波形データを 1 サンプリング時間だけ遅延させる遅延素子、122 は受信波形データのサンプリングレートを M 分の 1 にするダウンサンプラ、125 はプロトタイプフィルタ、127 は入力系列を M サンプル単位で時系列反転する時系列反転器、124 は高速離散コサイン変換 (TYPE 4) 器、128 は入力データの奇数番目の符号を反転する符号変換器である。なお、図 5 において、遅延素子 121 は M-1 個、ダウンサンプラ 122 は M 個あるものとする。

【0056】

なお、動作については実施の形態 3 と同様であり、異なるのは、実施の形態 3 において離散サイン変換器 126 によって実現している部分を、本実施の形態においては、時系列反転器 127 と離散コサイン変換器 124 および符号反転器 128 によって実現していることにある。また、本実施の形態においては、離散コサイン変換器 124 の前に時系列反転器 127 を設置し、離散コサイン変換器 124 の後に符号反転器 128 を設置した構成としたが、時系列反転器 127 と符号反転器 128 の設置場所を交換した場合においても同様な結果が得られる。

【0057】

上記のような構成にすることにより、実施の形態2に示す構成よりもさらに高速な処理が可能となる。また、実施の形態3において離散コサイン変換器124と離散サイン変換器126を用いていた実現していた部分を離散コサイン変換器124のみで実現可能となるため、回路を共用することができ、回路規模を小さくすることができる。

【0058】

(実施の形態5)

図8は、本発明の実施の形態5による通信装置を構成する受信装置を示すブロック図である。なお、送信装置は図14と同じである。

【0059】

図8において、100は受信装置、110はA/D変換器、108aは図1または図2のいずれかと同様な構成をもつ検波部、120は等化器、130は並直列変換器(P/S変換器)、140は判定器である。

【0060】

このように構成された受信装置について、その動作を説明する。

【0061】

受信装置100において、まず、A/D変換器110により受信信号をデジタル変換し、受信波形データを得る。この受信波形データを検波部108aによって検波し、その出力として、受信信号に含まれる複数のサブキャリアに対する複素情報を得る。次に、等化器120は、検波部108aより得られた複素情報と等化用にあらかじめ割り当てられた既知データとを比較して等化量を求める。そして、実際のデータ伝送シンボル区間において求めた等化量をもって複素情報を等化し、並直列変換器130に供給する。最後に判定器140は等化後の複素情報に基づきデータ判定を行う。これが、受信装置100における一連の動作である。なお、等化器120では、サブキャリアごとに既知信号からの振幅および位相ずれを等化量として求めている。また、伝送路によっては複数タップを使用した適応フィルタ(LMSやRLSなど)を使用することも可能である。

【0062】

上記のような構成により、非線形伝送路においても高精度な復調を行うことが可能となる。

【0063】

(実施の形態6)

図9(a)は本発明の実施の形態6による通信装置を構成する送信装置を示すブロック図であり、図9(b)は本発明の実施の形態6による通信装置を構成する受信装置を示すブロック図である。

【0064】

図9(b)において、受信装置100、A/D変換器110、検波部108a、等化器120、P/S変換器130、判定器140は図8と同様のものであり、同一符号を付して説明は省略する。図9(b)において、141は1サンプリング時間遅延させる遅延回路、142は複素除算器、143は入力される複素データを累積加算する複素加算器、144は同期ずれ演算器、145は同期タイミング推定回路である。また、図9(a)において、200は送信装置、201は連続する数シンボルの間、各サブキャリアに対して同一のデータを発生する同期用データ発生器、210は同期用データに従ってシンボルマッピング(PAM変調)を行うシンボルマップ、230は逆ウェーブレット変換器、220は逆ウェーブレット変調器からの出力を直列に変換する直並列変換器(S/P変換器)、240は直並列変換器220から出力される送信波形データをアナログ信号に変換するD/A変換器である。

【0065】

このように構成された通信装置について、その動作を図10を用いて説明する。図10はサブキャリアと正弦波周波数との関係を示すグラフである。なお、説明を簡単にするために、使用するウェーブレット変換は8点、すなわちサブキャリア数を8本とする。

【0066】

まず、送信装置200において、同期用データ発生器201は、連続する数シンボルの間、各サブキャリアに対して同一のデータ(例えば1)をシンボルマップ210に対して出力する。このとき、各サブキャリアに割り当てられるデータ

は、受信装置 100 側で既知のデータである。そして、このデータを逆ウェーブレット変換器 230 によって変換する。このとき、逆ウェーブレット変換器 230 からの出力は、図 10 中に示す f_n を周波数とした正弦波の合成波となる。そして、この合成波データを直並列変換器 220 と D/A 変換器 240 とによりアナログ信号に変換して送信する。

【0067】

一方、受信装置 100 においては、まず、D/A 変換器 110 により受信信号をデジタル変換し、受信波形データを得る。この受信波形データを検波部 108a によって検波し、その出力として、受信信号に含まれる複数の正弦波に対する複素情報を得る。このとき、シンボル同期タイミングが正確に合っていれば、検波部 108a からの出力は全て等しい値となるが、同期タイミングが合っていないければ、そのずれの度合い τ とサブキャリア周波数 f_c によって $2\pi f_c \cdot \tau$ の位相回転を受けた値となっている。次に、遅延素子 141 と複素除算器 142 により、隣り合うサブキャリア間の複素除算を行い、複素座標上で位相差を演算する。隣り合うサブキャリア間の周波数間隔 f_i は全て同じであるから、全てのサブキャリア間位相差（複素値）は等しい値 $2\pi f_i \cdot \tau$ となる（実際には、伝送路の影響などを受け、 $2\pi f_i \cdot \tau$ よりもばらついた値となる）。このサブキャリア間位相差を複素加算器 143 によって累積加算することにより平均値 θ_m を求め、同期ずれ演算器 144 において、サブキャリア間間隔 f_i と平均サブキャリア間位相差 θ_m とから同期ずれ値 τ を求める。その結果を同期タイミング推定回路 145 に与えることにより、検波部 108a に対し同期タイミングをフィードバックする。

【0068】

同期タイミング確定後、検波部 108a は複素データ（複素情報）を等化器 120 に供給する。等化器 120 は、検波部 108a より得られた複素データと等化用（同期用）にあらかじめ割り当てられた既知データとを比較して等化量を求める。そして、実際のデータ伝送シンボル区間において求めた等化量をもって複素データを等化し、並直列変換器 130 に供給する。最後に判定器 140 は等化後の複素データに基づきデータ判定を行う。

【0069】

上記のような構成により、非線形伝送路においても高い精度で同期タイミングを推定することが可能となるため、高精度な復調を行うことが可能となる。

【0070】

(実施の形態7)

図11は、本発明の実施の形態7による通信装置の受信装置を構成する検波部を示すブロック図である。なお、送信装置は図9(b)と同じである。

【0071】

図11において、151は受信装置における検波部、152は互いに直交するM個の実係数ウェーブレットフィルタで構成されるウェーブレット変換器、153はウェーブレット変換器152からの $2n-1$ 番目の出力を複素情報の同相成分(Iチャンネル)とし、 $2n$ 番目の出力を直交成分(Qチャンネル)として(但し、 $1 \leq n < M/2$ とする)複素データを生成する複素データ生成器、154は並列に出力される複素データを直列に変換する並直列変換器(P/S変換器)である。

【0072】

このように構成された検波部151について、その動作を図10を用いて説明する。なお、説明を簡単にするため、サブキャリア本数を8として説明する。また、本実施の形態において、受信装置の入力として図10に示す太実線部分(f_1 、 f_2 、 f_3)を周波数とする正弦波の合成波が入力されるものとし、それぞれの位相を ϕ_1 、 ϕ_2 、 ϕ_3 とする。このとき、各正弦波の位相 ϕ_n ($n=1, 2, 3$)は $-\pi \sim \pi$ の範囲で任意である。

【0073】

まず、検波部151は、受信波形データをウェーブレット変換器152によってウェーブレット変換する。このとき、 $2n-1$ 番目と $2n$ 番目のサブキャリア出力(但し、 $1 \leq n \leq (M/2 - 1)$ 、サブキャリア番号は $0 \sim M-1$ とする)は、それぞれ図10中の各 f_n を周波数とする正弦波に対する $\cos(\phi_n)$ 、 $\sin(\phi_n)$ となる。そして、複素データ生成器153は、 $\cos(\phi_n)$ を実部データ、 $\sin(\phi_n)$ を虚部データとして複素データを生成する。最後に

並直列変換器 154 によってシリアル複素データを得る。

【0074】

なお、本実施の形態では合計 $(M/2 - 1)$ 個の複素データ生成器 153 を使用したが、ウェーブレット変換器 152 からの出力を並直列変換し、そのシリアルデータのうち $2n - 1$ 番目と $2n$ 番目が複素データ生成器 153 へ入力されるように、タイミング制御を行うことにより、1 個の複素データ生成器でも実現可能である。

【0075】

上記のような構成にすることにより、正弦波で構成される受信信号に対してという限定はあるが、少ない演算量（実施の形態 3 と比較して約半分）で複素情報（複素データ）を得ることが可能となる。

【0076】

（実施の形態 8）

図 12 は、本発明の実施の形態 8 による通信装置の送信装置を構成する変調器を示すブロック図である。

【0077】

図 12 において、251 は変調器、252 はビットデータをシンボルデータに変換し、各シンボルデータに従ってシンボルマッピング（QAM 変調）を行うシンボルマップ、253 は逐次入力されたデータを並列に変換する直並列変換器（S/P 変換器）、254 は入力された複素データを実部と虚部に分解する複素データ分解器、255 は逆ウェーブレット変換器である。

【0078】

このように構成された送信装置の変調器 251 について、その動作を図 10 を用いて説明する。なお、説明を簡単にするため、サブキャリア本数を 8 として説明する。また、本実施の形態において、送信装置の出力として図 10 に示す太実線部分（ f_1 、 f_2 、 f_3 ）を周波数とする正弦波の合成波が出力されるものとし、それぞれの位相を ϕ_1 、 ϕ_2 、 ϕ_3 とする。このとき、各正弦波の位相 ϕ_n （ $n = 1, 2, 3$ ）は $-\pi \sim \pi$ の範囲で任意である。

【0079】

まず、変調器 251 は、シンボルマップ 252 によって送信データ（ビットデータ）をシンボルデータに変換し、各シンボルデータに従って QAM 変調を行い、複素座標上に信号点を配置する。この処理により、(数 1) を得る。

【0080】

【数 1】

$$e^{j\phi n}$$

【0081】

次に、直並列変換器 253 によってパラレル複素データに変換し、各複素データを複素データ分解器 254 によって実部データ ($\cos(\phi n)$) と虚部データ ($\sin(\phi n)$) とに分解する。そして、逆ウェーブレット変換器 255 の $2n-1$ 番目の入力に対して $\cos(\phi n)$ を、 $2n$ 番目に対して $\sin(\phi n)$ を割り当てる（但し、 $1 \leq n \leq (M/2 - 1)$ とする）。すると、逆ウェーブレット変換器 255 の出力は、図 10 中の各 f_n を周波数とし、初期位相 ϕ_n をもつ正弦波 $\cos(2\pi f_n \cdot t + \phi_n)$ の合成波となる。

【0082】

なお、本実施の形態では、合計 $M/2 - 1$ 個の複素データ分解器を使用したのが、1 個の複素データ分解器でも実現可能である。

【0083】

上記構成により、シンボルマップ 252 で配置された複素座標面の初期位相を各サブキャリア（正確には $2n-1$ と $2n$ 番目のサブキャリアによるペア）に対して自由に与えることが可能となるため、各サブキャリアの位相が重ならないようにデータを設定することにより、送信出力の際の瞬時ピーク電圧を抑制することができる。このことにより、送信アンプの仕様を緩和することが可能となる。

【0084】

（実施の形態 9）

図 13 (a) は本発明の実施の形態 9 による通信装置の送信装置を示すブロック図であり、図 13 (b) は本発明の実施の形態 9 による通信装置の受信装置を示すブロック図である。

【0085】

図13 (b) において、150は受信装置、110は受信信号をデジタル信号に変換するA/D変換器、151は図11に示す検波部、146は複素平面上で位相を回転させる位相回転器、141は1サンプリング時間遅延させる遅延回路、142は複素除算器、143は入力される複素データを累積加算する複素加算器、144は同期ずれ演算器、145は同期タイミング推定回路である。また図13 (a) において、250は送信装置、256は連続する数シンボルの間、各サブキャリアに対して同一のデータを発生する同期用データ発生器、251は図12に示す変調器、240は変調器251により生成された送信波形データをアナログ信号に変換するD/A変換器である。

【0086】

このように構成された通信装置の送信装置250と受信装置150について、その動作を図10を用いて説明する。なお、使用するウェーブレット変換は8点、すなわちサブキャリア数を8本とする。

【0087】

まず、送信装置250において、同期用データ発生器256は、連続する数シンボルの間、各サブキャリアに対して同一のデータを変調器251に対して出力する。このとき、各サブキャリアに割り当てられるデータは、受信装置150側で既知のデータである。そして、この同期用データを変調器251によって変調する。このとき、変調器251からの出力は、図10中に示す f_n を周波数とした正弦波の合成波となる。また、各正弦波の位相は入力された同期用データに依存するが、ここでは、位相は ϕ_n とする。そして最後に、合成波データをD/A変換240によりアナログ信号に変換して送信する。

【0088】

一方、受信装置150においては、まず、D/A変換器110により受信信号をデジタル変換し、受信波形データを得る。この受信波形データを検波部151によって検波し、その出力として、受信信号に含まれる複数の正弦波それぞれに対する複素信号点情報を得る。ここで得られる複素信号点情報は ϕ_n によって位相回転させているため、位相回転器146によりその ϕ_n 分だけ複素座標上で

位相を戻す。さらに、シンボル同期タイミングが正確に合っていれば、位相回転器 146 からの出力は全て等しい値となるが、同期タイミングが合っていないければ、そのずれの度合い τ とサブキャリア周波数 f_c によって $2\pi f_c \cdot \tau$ の位相回転を受けた値となっている。次に、遅延素子 141 と複素除算器 142 とにより、隣り合うサブキャリア間の複素除算を行い、複素座標上で位相差を演算する。隣り合うサブキャリア間の周波数間隔 f_i は全て同じであるから、全てのサブキャリア間位相差（複素値）は等しい値 $2\pi f_i \cdot \tau$ となる（実際には、伝送路の影響などを受け、 $2\pi f_i \cdot \tau$ よりもばらついた値となる）。このサブキャリア間位相差を複素加算器 143 によって累積加算することにより平均値 ϕ_m を求め、同期ずれ演算器 144 においてサブキャリア間間隔 f_i と平均サブキャリア間位相差 ϕ_m から同期ずれ値 τ を求める。その結果を同期タイミング推定回路 145 に与えることにより、検波部に対し同期タイミングをフィードバックする。

【0089】

上記のような構成にすることにより、実施の形態 6 で 2 つのウェーブレット変換器によって構成された部分を 1 つのウェーブレット変換器によって実現できるため、回路規模を小さくすることができる。

【0090】

【発明の効果】

以上説明したように本発明の請求項 1 に記載の通信装置によれば、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数 M 個の実係数ウェーブレットフィルタで構成される第 1 のウェーブレット変換器と、受信波形データをヒルベルト変換するヒルベルト変換器と、第 1 のウェーブレット変換器と同じ構成であってヒルベルト変換器からの出力をウェーブレット変換する第 2 のウェーブレット変換器と、第 2 のウェーブレット変換器からの M 個の出力の奇数番目の出力を符号反転する符号変換器と、符号変換器からの出力についてヒルベルト変換器のリプルによる振幅変

動を補正するレベル変換器と、第1のウェーブレット変換器からの出力を複素情報の同相成分とし、レベル変換器からの出力を直交成分として複素データを生成する複素データ生成器とを有することにより、受信装置に到来する実信号のみの時間信号からサブキャリア毎の複素情報を得ることができるので、高精度な復調を行うことができ、また、振幅値のみでなく位相情報も処理の対象とすることができるようになるため、群遅延などによって生じる非線形伝送路によって各サブキャリアの同期タイミングずれが生じた場合でもサブキャリア毎に位相回転分を補正して受信性能を向上させることができるという有利な効果が得られる。

【0091】

請求項2に記載の通信装置によれば、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数M個の実係数ウェーブレットフィルタで構成される第1のウェーブレット変換器と、受信波形データに対してヒルベルト変換、ウェーブレット変換、奇数番目の符号の反転を行うウェーブレットフィルタで構成される第2のウェーブレット変換器と、第1のウェーブレット変換器からの出力を複素情報の同相成分とし、第2のウェーブレット変換器からの出力を直交成分として複素データを生成する複素データ生成器とを有することにより、受信装置に到来する実信号のみの時間信号からサブキャリア毎の複素情報を得ることができるので、高精度な復調を行うことができ、また、請求項1に記載の通信装置におけるよりも高速な処理を行うことができ、回路構成を簡素化することができるという有利な効果が得られる。

【0092】

請求項3に記載の通信装置によれば、請求項1に記載の通信装置において、第1のウェーブレット変換器は、実係数を有する第1のポリフェーズフィルタで構成された第1のプロトタイプフィルタと、M個のダウンサンプラと、M-1個の1サンプル遅延素子と、高速M点（Mは複数）の離散コサイン変換器とを有し、

第2のウェーブレット変換器は、実係数を有する第2のポリフェーズフィルタで構成された第2のプロトタイプフィルタと、M個のダウンサンプラと、M-1個の1サンプル遅延素子と、高速M点の離散サイン変換器とを有することにより、さらに演算量を削減できるので、ウェーブレット変換器における離散ウェーブレット変換を高速に行うことができるという有利な効果が得られる。

【0093】

請求項4に記載の通信装置によれば、請求項1に記載の通信装置において、第2のウェーブレット変換器は、実係数を有する第2のポリフェーズフィルタで構成された第3のプロトタイプフィルタと、複数M個のダウンサンプラと、M-1個の1サンプル遅延素子と、入力系列の順番をM個単位で反転させる時系列反転器と、高速M点の離散コサイン変換器と、入力系列の奇数番目の符号を反転する符号反転器とを有することにより、第1のウェーブレット変換器の高速M点離散コサイン変換器を共用することができるという有利な効果が得られる。

【0094】

請求項5に記載の通信装置によれば、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置は、請求項1乃至3のいずれか1に記載の検波部と、検波部から得られる複素情報と等化処理用にあらかじめ割り当てられた等化用既知信号とを用いて等化を行う等化器と、等化器から得られる信号を用いて判定を行う判定器とを有することにより、複素情報と等化用既知信号とを用いて等化を行うことができるので、非線形伝送路においても高精度な復調を行うことができるという有利な効果が得られる。

【0095】

請求項6に記載の通信装置によれば、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、送

信装置は、連続する数シンボルの間に渡って同一で且つ受信装置で既知の同期用データを発生する同期用データ発生器と、同期用データを逆ウェーブレット変換する逆ウェーブレット変換器とを有し、受信装置は、請求項1乃至3のいずれか1に記載の検波部と、検波部から得られる複素情報と等化処理用にあらかじめ割り当てられた等化用既知信号とを用いて等化を行う等化器と、等化器から得られる信号を用いて判定を行う判定器と、検波部より出力される隣接する複素サブキャリア間の位相差からシンボル同期タイミングを推定する同期推定回路とを有することにより、同じキャリア番号がついた第1のウェーブレットフィルタバンクより得られるサブキャリアと第2のウェーブレットフィルタバンクより得られるサブキャリアとで構成される複素サブキャリア間の位相差からシンボル同期タイミングを推定することができるので、正確かつ高精度の復調を行うことができるという有利な効果が得られる。

【0096】

請求項7に記載の通信装置によれば、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、受信装置の検波部は、受信波形データをウェーブレット変換する互いに直交する複数 M 個の実係数ウェーブレットフィルタで構成されるウェーブレット変換器と、ウェーブレット変換器からの $2n-1$ 番目（ n は正の整数）の出力を複素情報の同相成分とし、 $2n$ 番目の出力を直交成分として（但し、 $1 \leq n \leq (M/2 - 1)$ ）、サブキャリア番号を $0 \sim M-1$ とする）複素データを生成する複素データ生成器とを有することにより、受信装置に到来する実信号のみの時間信号からサブキャリア毎の複素情報を得ることができるので、高精度な復調を行うことができ、また、正弦波で構成される受信信号に対してという限定はあるが、少ない演算量で複素データを得ることが可能となるという有利な効果が得られる。

【0097】

請求項8に記載の通信装置によれば、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係

数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、送信装置の変調部は、ビットデータをシンボルデータに変換してシンボルデータを $M/2$ 個 (M は複数) の複素座標面にマッピングするシンボルマップと、互いに直交する M 個の実係数ウェーブレットフィルタで構成される逆ウェーブレット変換器と、逆ウェーブレット変換器への $2n-1$ 番目 (n は正の整数) の入力に複素情報の同相成分を、 $2n$ 番目の入力に複素情報の直交成分を (但し、 $1 \leq n \leq (M/2 - 1)$ 、サブキャリア番号を $0 \sim M-1$ とする) 供給するように複素データを実部と虚部に分解する複素データ分解器とを有することにより、信号点配置器 (シンボルマップ) において生成された $M/2$ 個の複素座標面の初期位相を任意に与えることができるという有利な効果が得られる。

【0098】

請求項9に記載の通信装置によれば、デジタルマルチキャリア変調処理を行う送信装置とデジタルマルチキャリア復調処理を行う受信装置とを有し、実係数ウェーブレットフィルタバンクを用いたデジタルマルチキャリア変復調処理によりデータ伝送を行うマルチキャリア伝送方法を用いた通信装置であって、送信装置は、連続する数シンボルの間に渡って同一で且つ受信装置で既知の同期用データを発生する同期用データ発生器と、同期用データを用いて変調を行う変調部とを有し、受信装置は、請求項1乃至3のいずれか1に記載の検波部と、隣接する複素サブキャリア間の位相差からシンボル同期タイミングを推定する同期タイミング推定回路とを有することにより、ウェーブレット変換器を1つにすることができるので、受信装置の規模を小さくすることができるという有利な効果が得られる。

【図面の簡単な説明】

【図1】

本発明の実施の形態1による通信装置の受信装置を構成する検波部を示すブロック図

【図2】

本発明の実施の形態2による通信装置の受信装置を構成する検波部を示すプロ

ック図

【図 3】

図 1、図 2 の検波部を構成するウェーブレット変換器を示すブロック図

【図 4】

図 3 におけるポリフェーズ構成のプロトタイプフィルタの構成を示すブロック図

【図 5】

図 1 のウェーブレット変換器を示すブロック図

【図 6】

図 5 におけるポリフェーズ構成のプロトタイプフィルタの構成を示すブロック図

【図 7】

図 1 のウェーブレット変換器（第 2 のウェーブレット変換器）を示すブロック図

【図 8】

本発明の実施の形態 5 による通信装置を構成する受信装置を示すブロック図

【図 9】

(a) 本発明の実施の形態 6 による通信装置を構成する送信装置を示すブロック図

(b) 本発明の実施の形態 6 による通信装置を構成する受信装置を示すブロック図

【図 10】

サブキャリアと正弦波周波数との関係を示すグラフ

【図 11】

本発明の実施の形態 7 による通信装置の受信装置を構成する検波部を示すブロック図

【図 12】

本発明の実施の形態 8 による通信装置の送信装置を構成する変調器を示すブロック図

【図 13】

(a) 本発明の実施の形態 9 による通信装置の送信装置を示すブロック図

(b) 本発明の実施の形態 9 による通信装置の受信装置を示すブロック図

【図 14】

DWMC 伝送方法を採用した場合の送信装置および受信装置から成る従来の通信装置を示すブロック図

【図 15】

ウェーブレット波形の例を示す波形図

【図 16】

DWMC 伝送方法における送信波形の例を示す波形図

【図 17】

DWMC 伝送方法における送信スペクトルの例を示すスペクトル図

【図 18】

DWMC 伝送方法における送信フレームの構成例を示すフレーム図

【符号の説明】

100、150 受信装置

101、108、108a、151 検波部

102、104、109、109A、152 ウェーブレット変換器

103 ヒルベルト変換器

105 符号変換器

106 レベル変換器

107、153 複素データ生成器

110 A/D 変換器

120 等化器

121、133、141 遅延素子

122 ダウンサンブラ

123、125 プロトタイプフィルタ

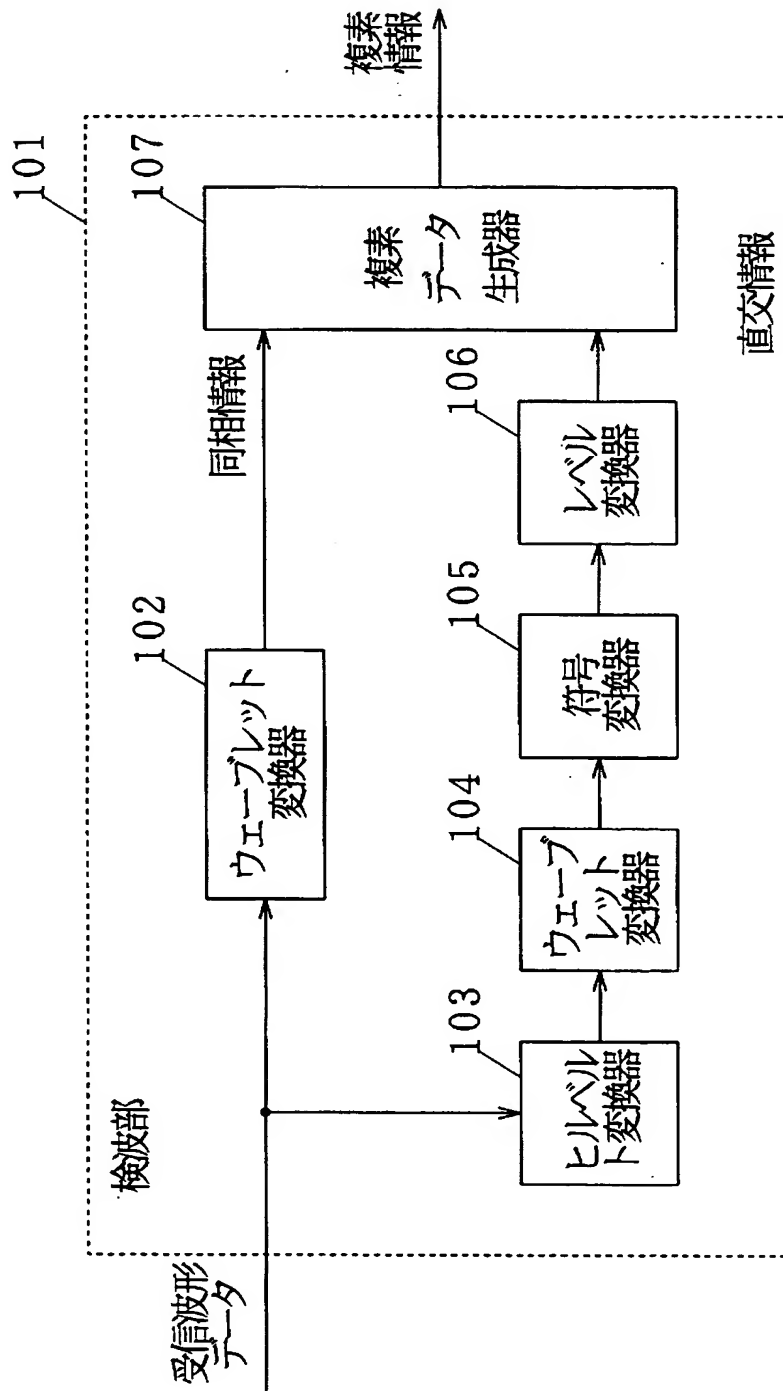
124 離散コサイン変換器

126 離散サイン変換器

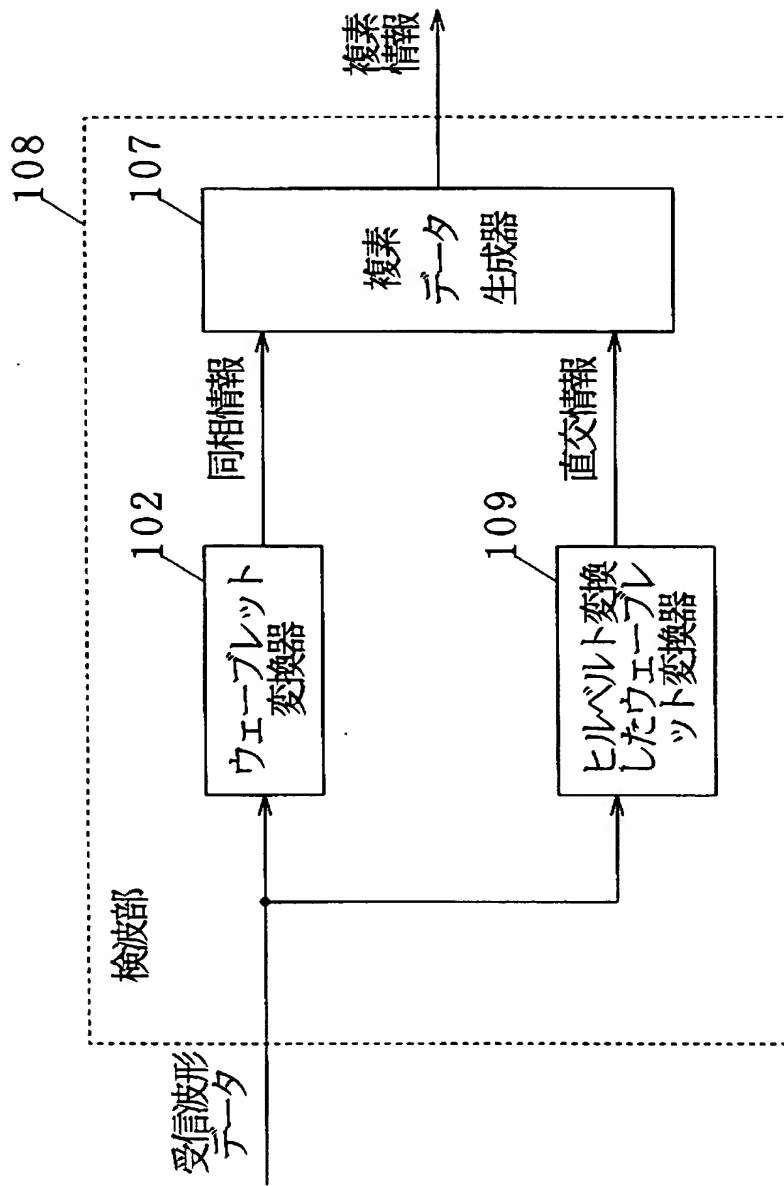
- 1 2 7 時系列反転器
- 1 2 8 符号反転器
- 1 3 0、1 5 4 並直列変換器 (P / S 変換器)
- 1 3 1 乗算器
- 1 3 2 加算器
- 1 4 0 判定器
- 1 4 2 複素除算器
- 1 4 3 複素加算器
- 1 4 4 同期ずれ演算器
- 1 4 5 同期タイミング推定回路
- 1 4 6 位相回転器
- 2 0 0、2 5 0 送信装置
- 2 0 1、2 5 6 同期用データ発生器
- 2 1 0 シンボルマップ (P A M)
- 2 2 0、2 5 3 直並列変換器 (S / P 変換器)
- 2 3 0、2 5 5 逆ウェーブレット変換器
- 2 4 0 D / A 変換器
- 2 5 1 変調器
- 2 5 2 シンボルマップ (Q A M)
- 2 5 4 複素データ分解器

【書類名】 図面

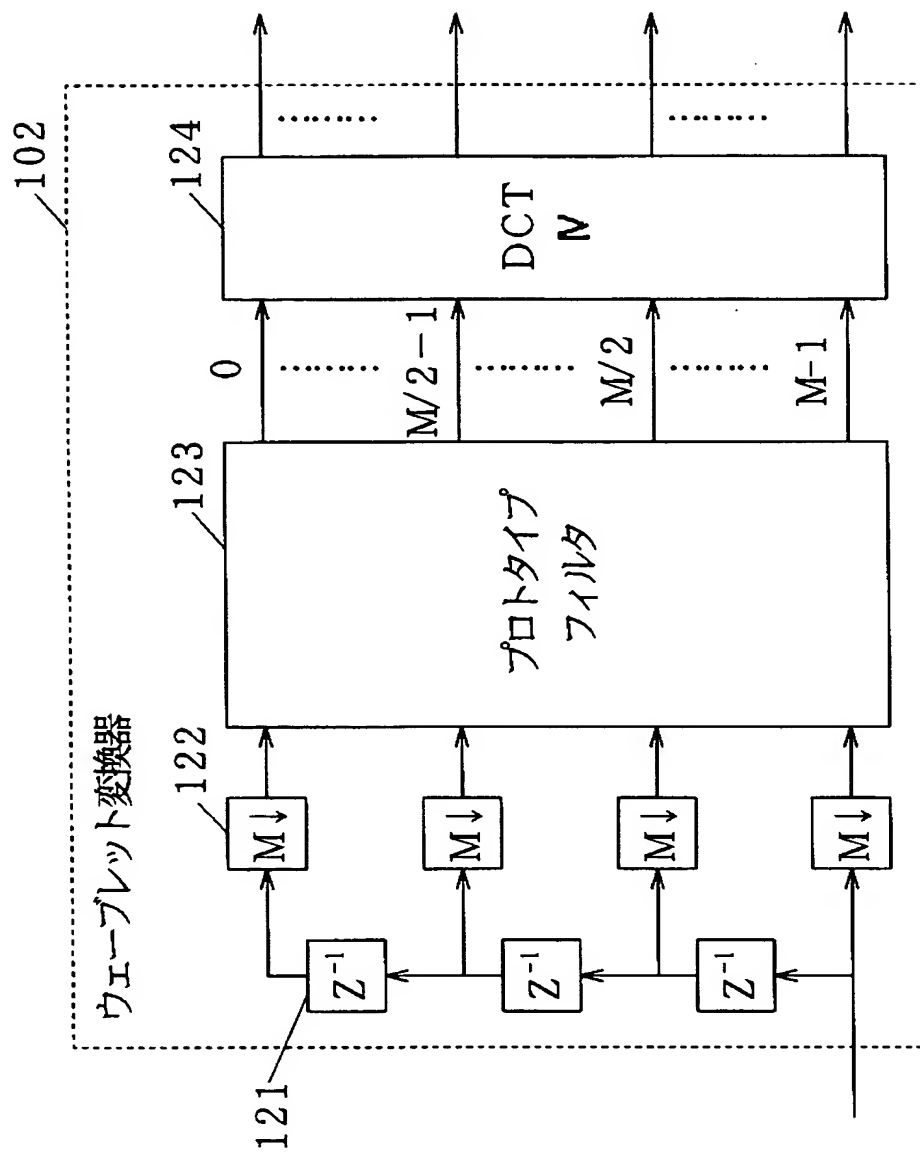
【図 1】



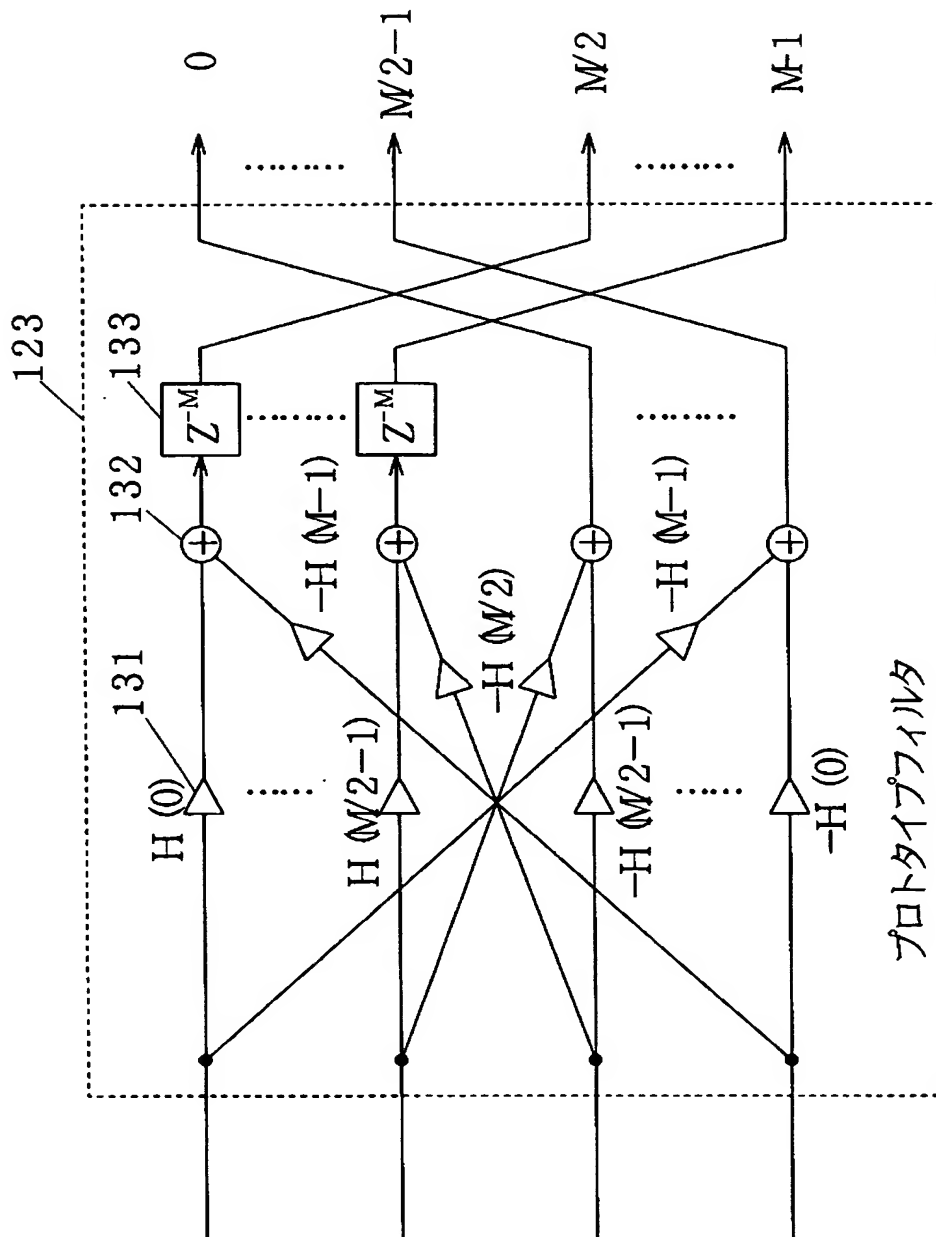
【図 2】



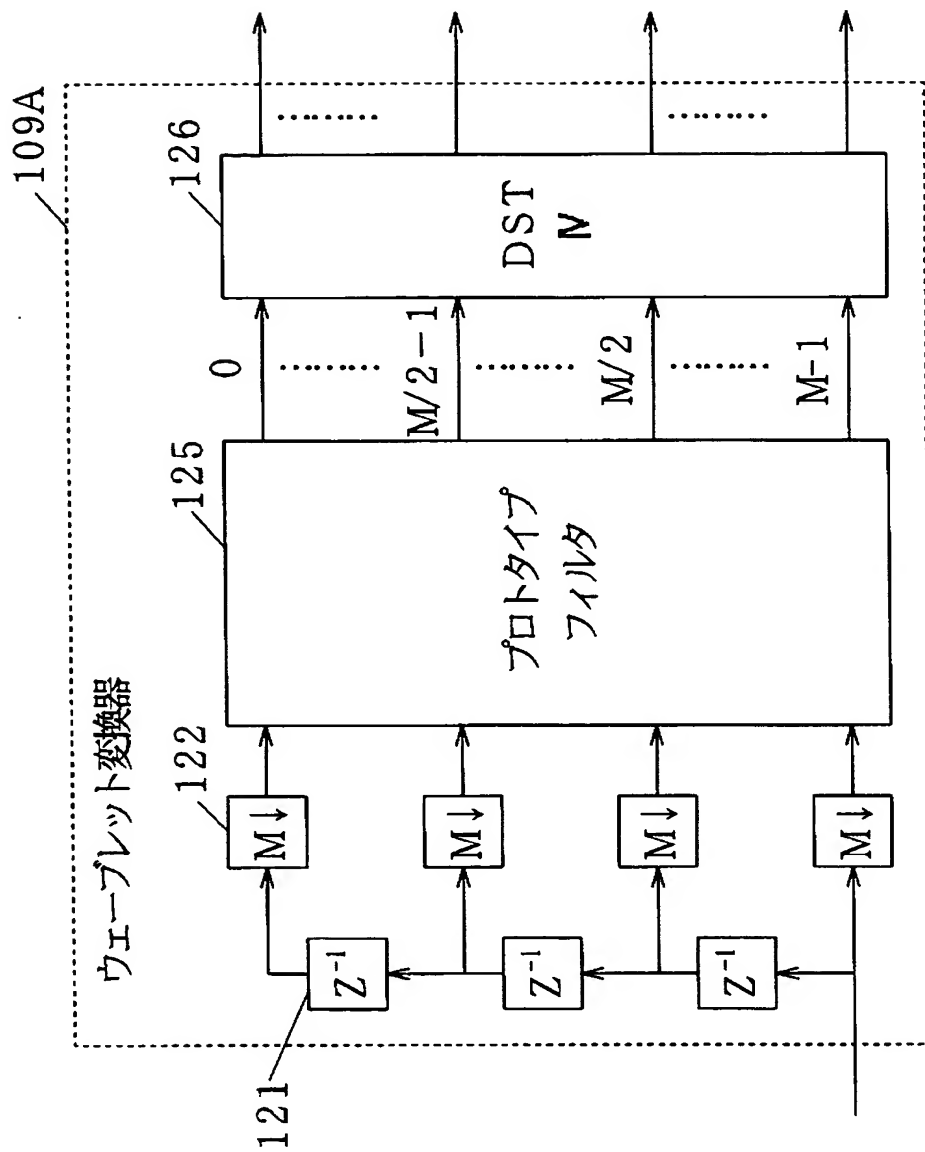
【図 3】



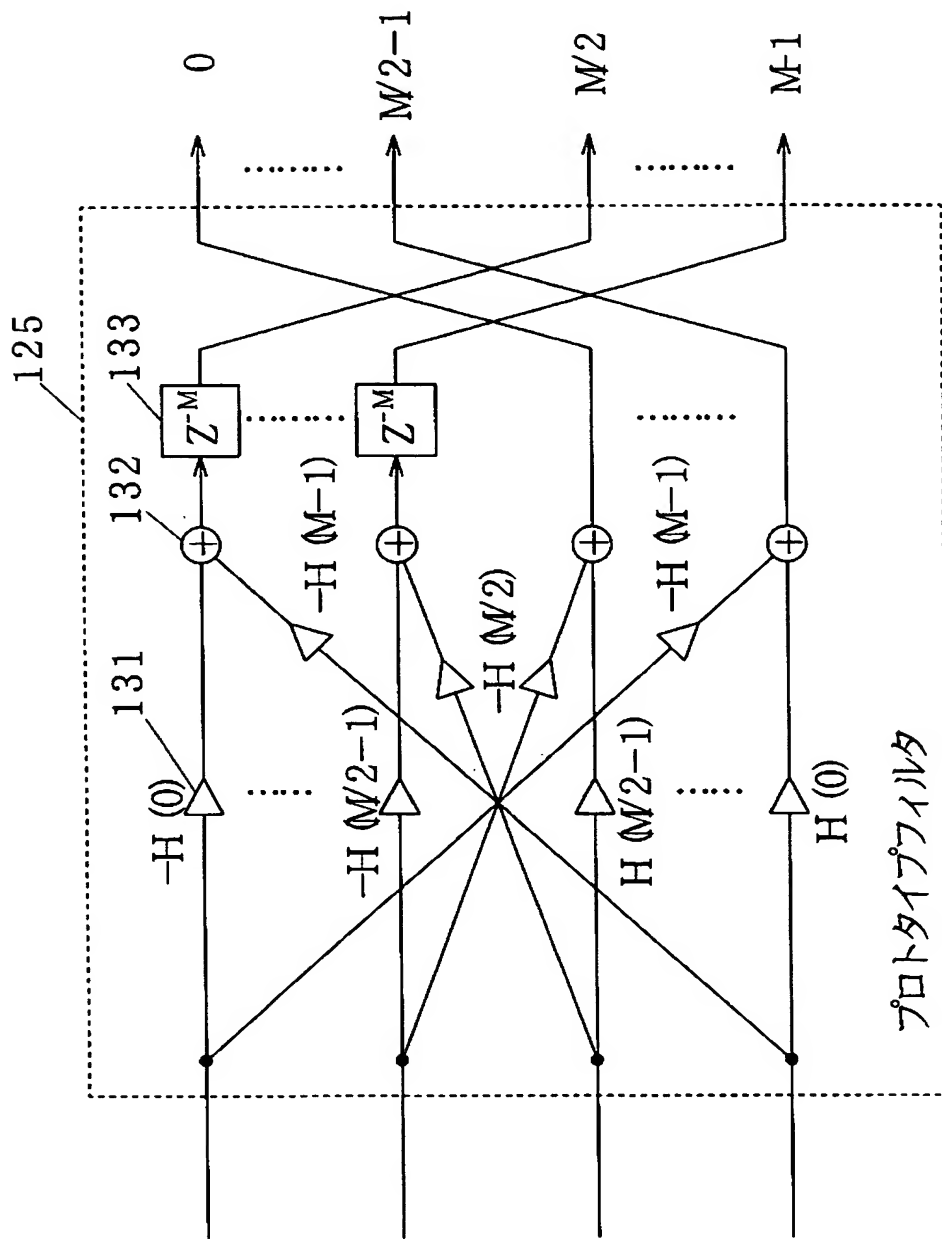
【図 4】



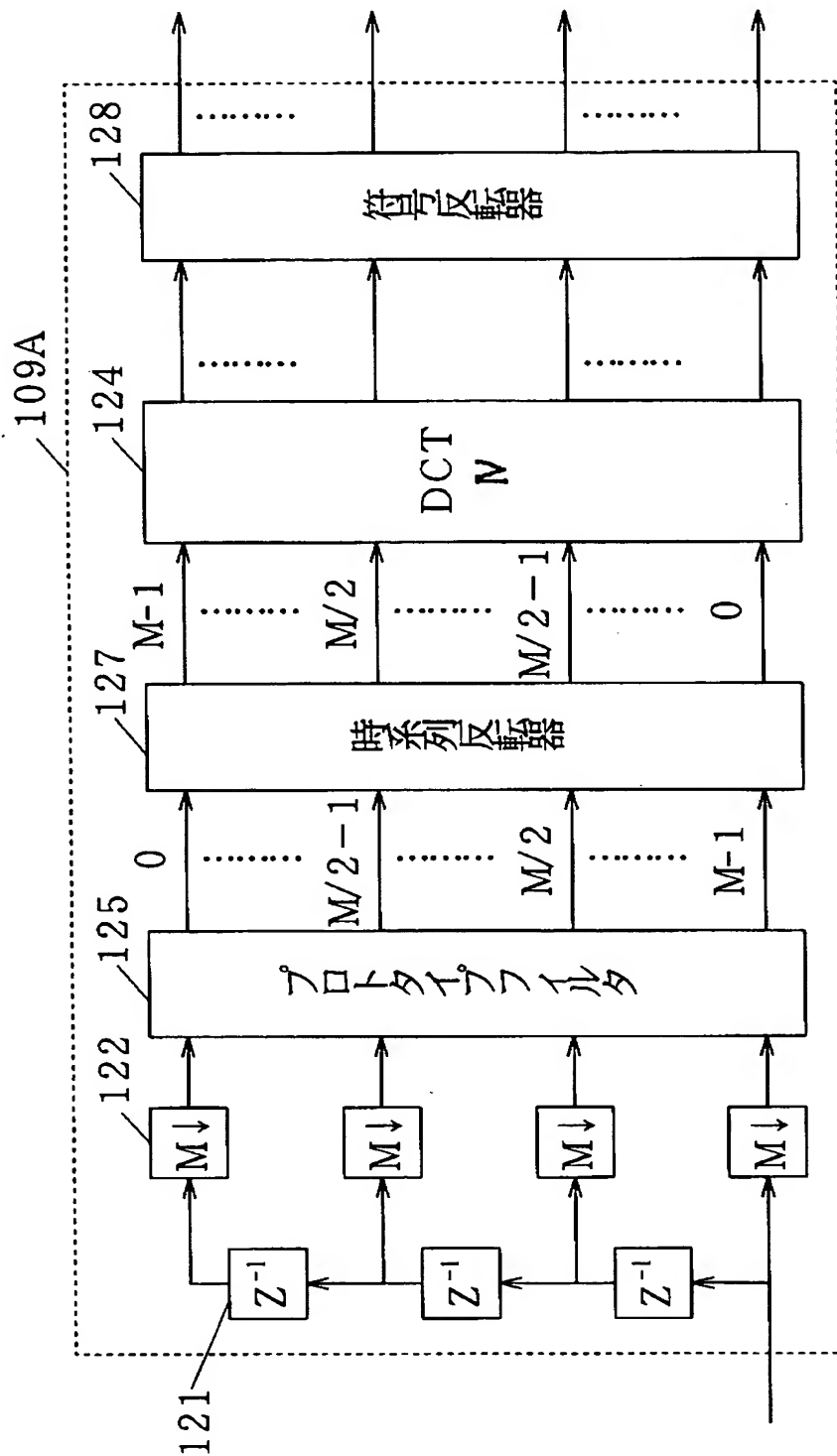
【図 5】



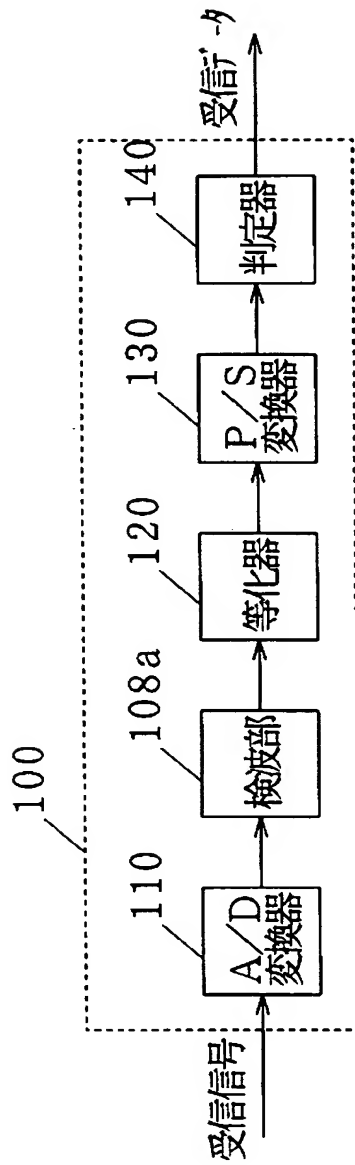
【図 6】



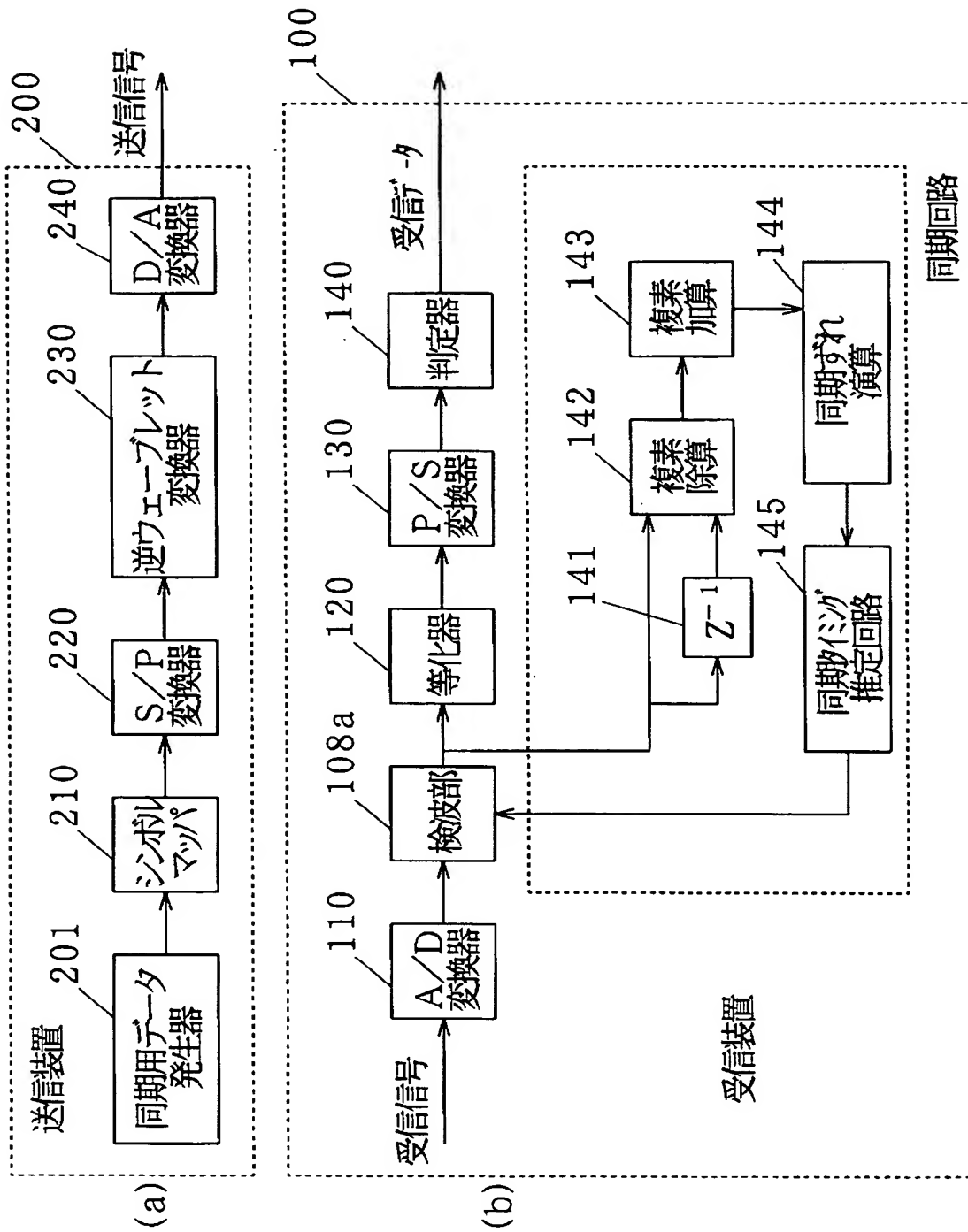
【図 7】



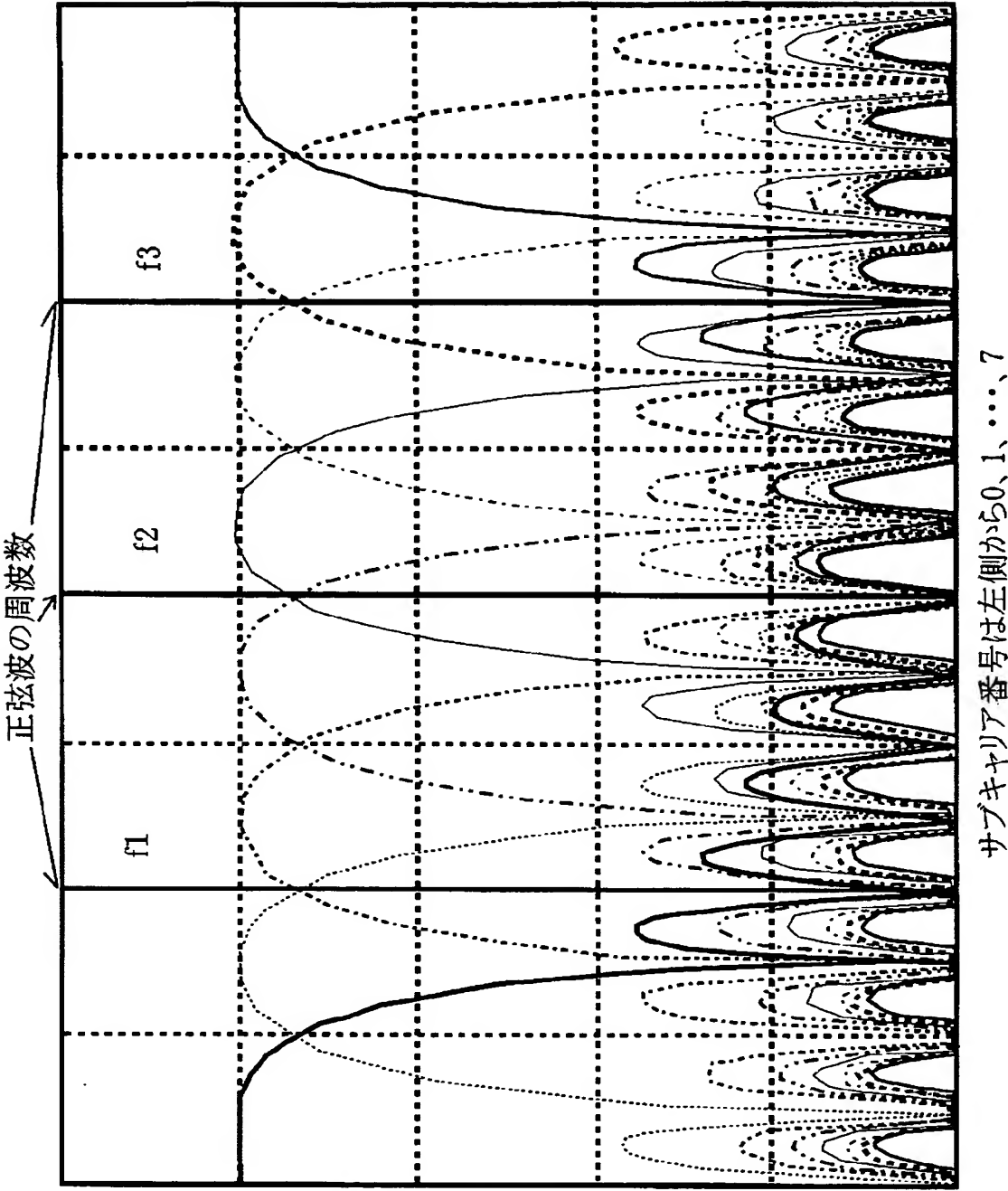
【図 8】



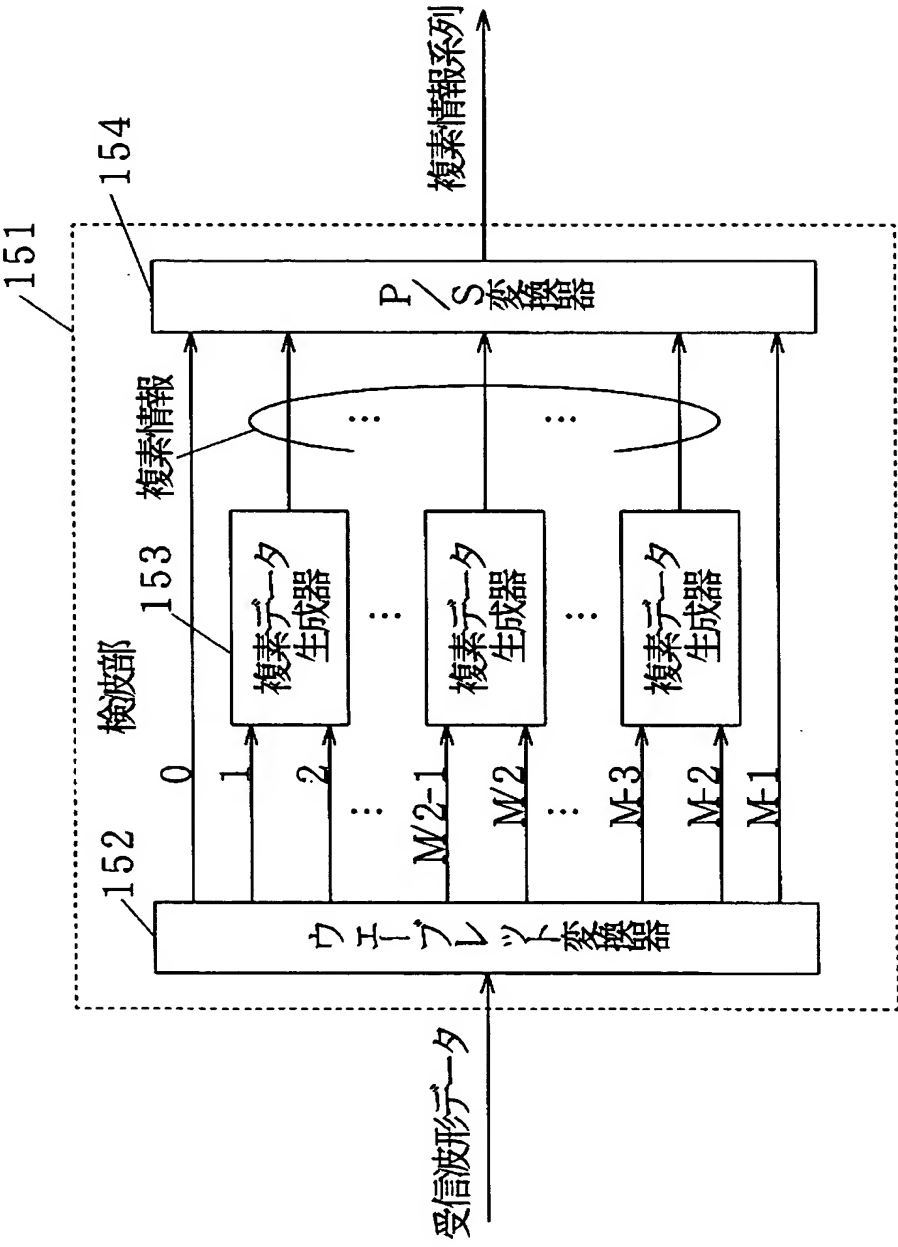
【図 9】



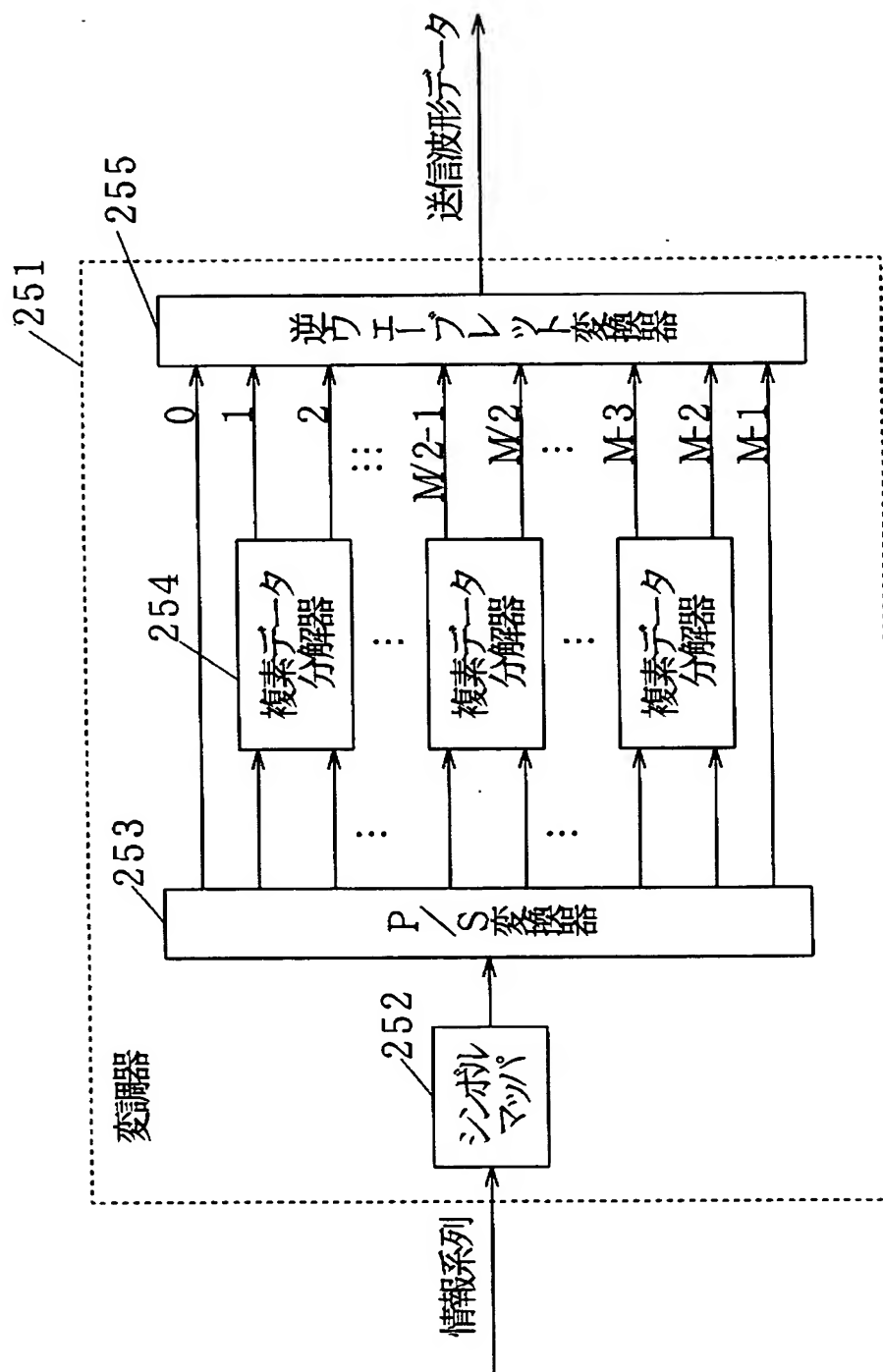
【図 10】



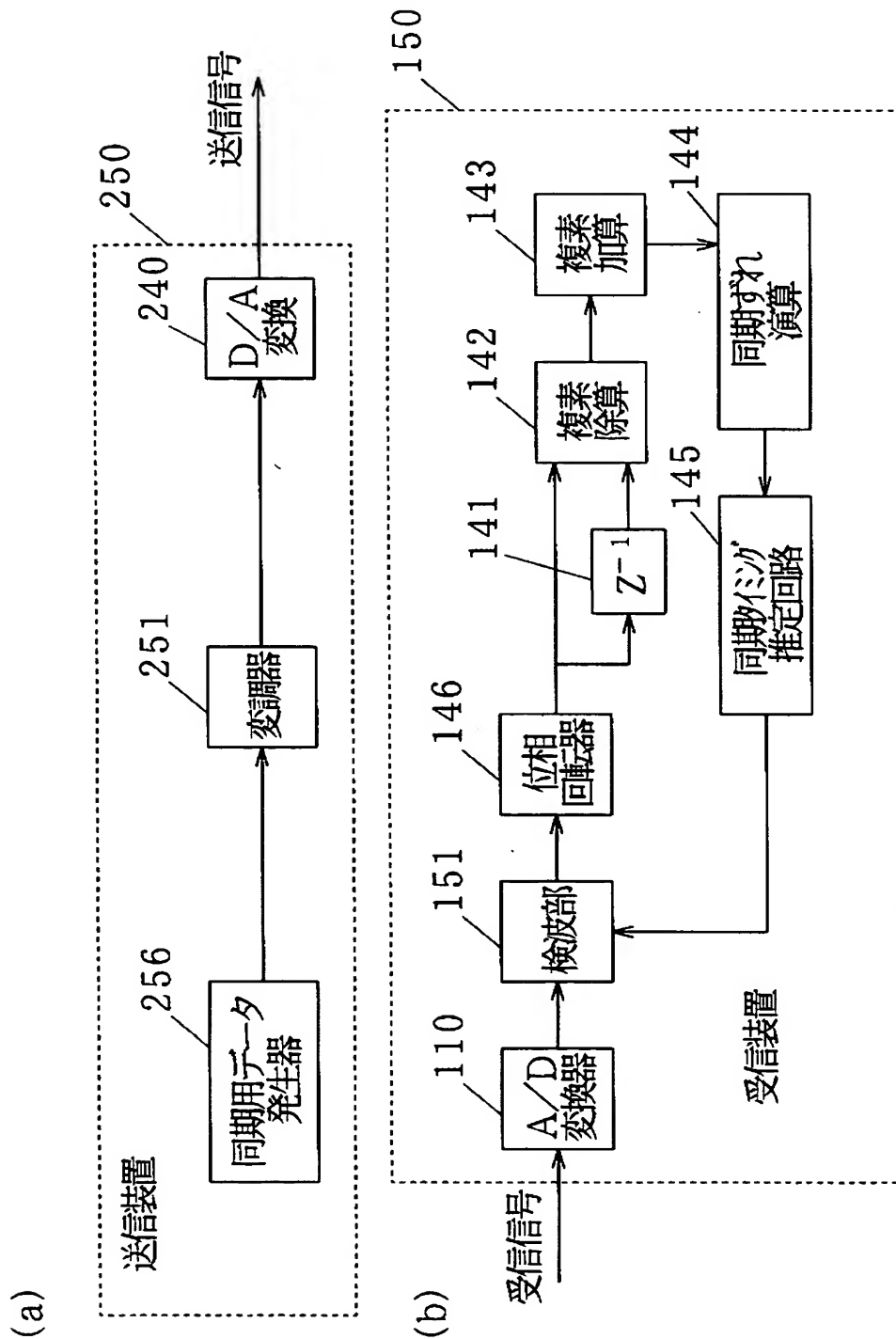
【図 11】



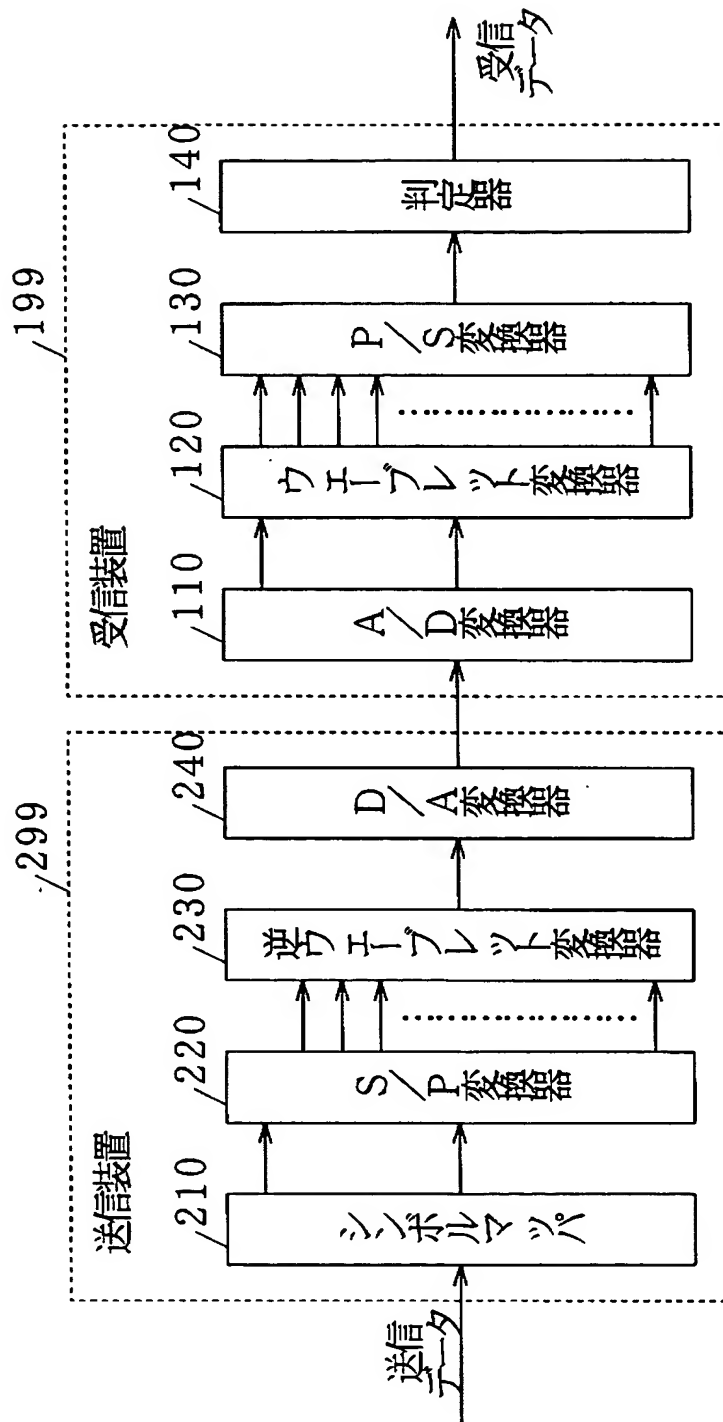
【図 12】



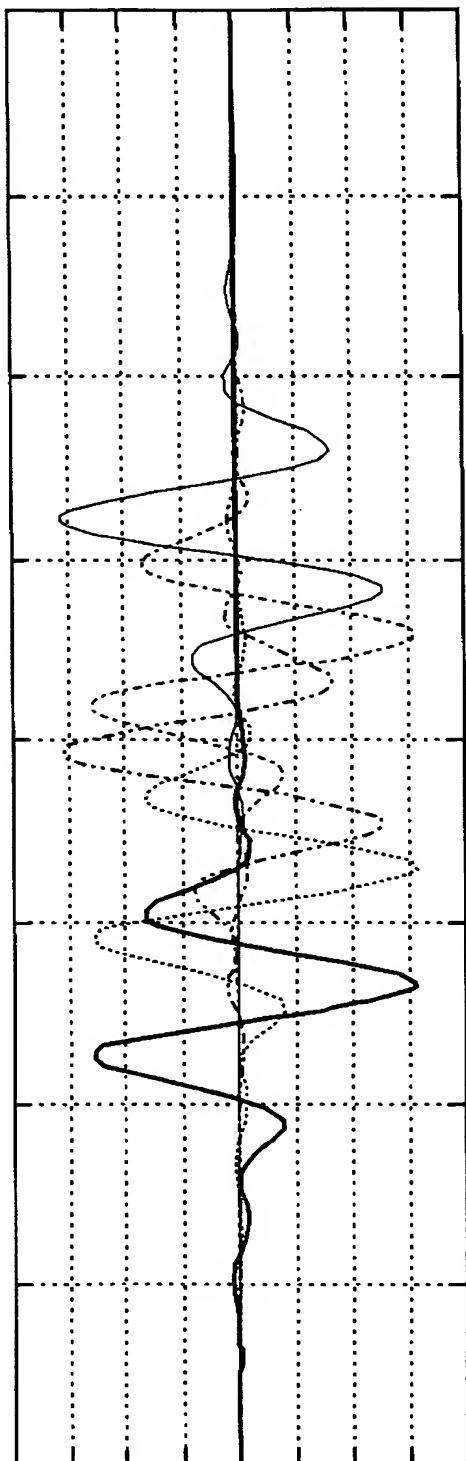
【図 13】



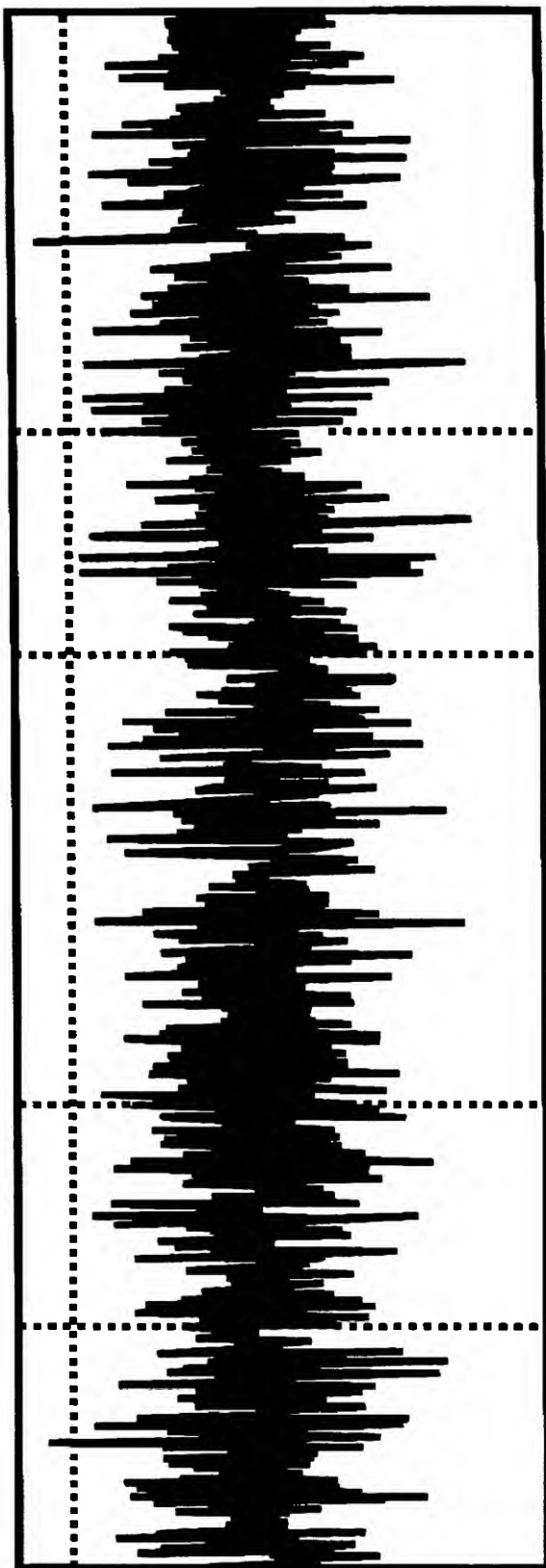
【図 14】



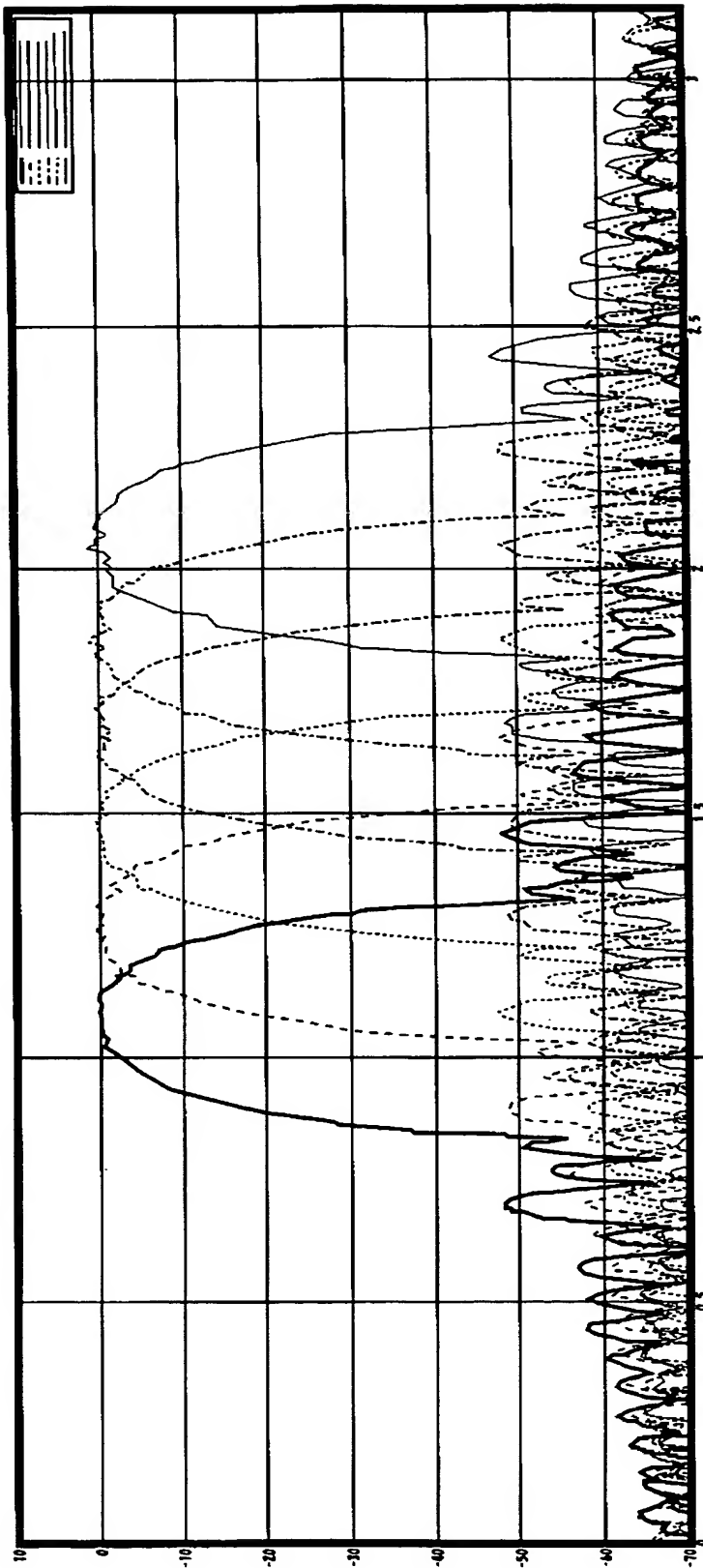
【図 15】



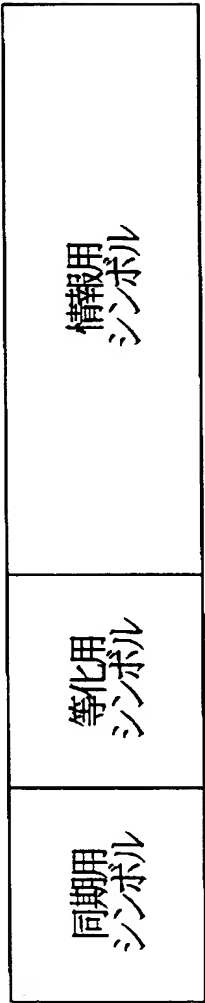
【図 16】



【図 17】



【図 1 8】



【書類名】 要約書

【要約】

【課題】 複素情報を扱える D W M C 伝送方法を用いる通信装置を得る。

【解決手段】 受信装置の検波部 101 は、受信波形データをウェーブレット変換する互いに直交する複数 M 個の実係数ウェーブレットフィルタで構成される第 1 のウェーブレット変換器 102 と、受信波形データをヒルベルト変換するヒルベルト変換器 103 と、第 1 のウェーブレット変換器と同じ構成であってヒルベルト変換器からの出力をウェーブレット変換する第 2 のウェーブレット変換器 104 と、第 2 のウェーブレット変換器からの M 個の出力の奇数番目の出力を符号反転する符号変換器 105 と、符号変換器からの出力についてヒルベルト変換器のリプルによる振幅変動を補正するレベル変換器 106 と、第 1 のウェーブレット変換器からの出力を複素情報の同相成分とし、レベル変換器からの出力を直交成分として複素データを生成する複素データ生成器 107 とを有する。

【選択図】 図 1

特願 2 0 0 2 - 2 7 8 7 4 7

出 願 人 履 歴 情 報

識別番号

[0 . 0 0 0 0 5 8 2 1]

1 . 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社